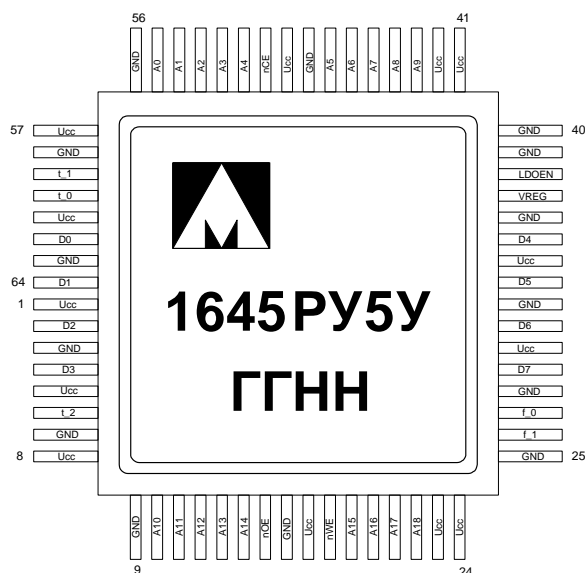




Микросхема асинхронного статического ОЗУ (512К x 8) бит 1645РУ5У, К1645РУ5У, К1645РУ5УК, 1645РУ5Н4, К1645РУ5Н4



ГГ – год выпуска
НН – неделя выпуска

Основные характеристики микросхемы:

- Емкость ОЗУ 512К x 8 бит
- Напряжение питания от 3,0 до 5,5 В
- Время выборки адреса не более 20 нс;
- Информационная емкость 4М (512К x 8) бит;
- Ток потребления в режиме хранения не более 5 мА;
- Динамический ток потребления не более 120 мА;
- Повышенная стойкость к воздействию специальных факторов.

- Температурный диапазон:

Обозначение	Диапазон
1645РУ5У	минус 60...125 °С
К1645РУ5У	минус 60...125 °С
К1645РУ5УК	0...70 °С

Тип корпуса:

- 64-х выводной металлокерамический корпус 5134.64-6;
- микросхемы 1645РУ5Н4 и К1645РУ5Н4 поставляются в бескорпусном исполнении.

Область применения микросхемы

Микросхема предназначена для применения в блоках и устройствах памяти общих и специальных вычислительных систем с большими потоками обработки информации.

Описание выводов микросхем

Таблица 1 – Назначение выводов микросхемы

№ вывода корпуса	№ контактной площадки кристалла	Обозначение вывода	Назначение вывода
1	1	U _{CC}	Питание
2	2	D2	Вход/выход данных
3	3	GND	Общий
4	4	D3	Вход/выход данных
5	5	U _{CC}	Питание
6	6	t ₂	Технологический вход. Регулировка выходных буферов
7	7	GND	Общий
8	8	U _{CC}	Питание
9	9	GND	Общий
10	10	A10	Вход сигнала адреса
11	11	A11	Вход сигнала адреса
12	12	A12	Вход сигнала адреса
13	13	A13	Вход сигнала адреса
14	14	A14	Вход сигнала адреса
15	15	nOE	Вход сигнала разрешения выхода данных
16	16	GND	Общий
17	17	U _{CC}	Питание
18	18	nWE	Вход сигнала разрешения записи
19	19	A15	Вход сигнала адреса
20	20	A16	Вход сигнала адреса
21	21	A17	Вход сигнала адреса
22	22	A18	Вход сигнала адреса
23	23	U _{CC}	Питание
24	24	U _{CC}	Питание
25	25	GND	Общий
26	26	f ₁	Технологический вход. Подстройка регулятора напряжения
27	27	f ₀	Технологический вход. Подстройка регулятора напряжения
28	28	GND	Общий
29	29	D7	Вход/выход данных
30	30	U _{CC}	Питание
31	31	D6	Вход/выход данных
32	32	GND	Общий
33	33	D5	Вход/выход данных
34	34	U _{CC}	Питание
35	35	D4	Вход/выход данных
36	36	GND	Общий
37	37	VREG	Технологический вход. Выход регулятора напряжения
38	38	LDOEN	Технологический вход. Вход выключения регулятора напряжения

№ вывода корпуса	№ контактной площадки кристалла	Обозначение вывода	Назначение вывода
39	39	GND	Общий
40	40	GND	Общий
41	41	U _{CC}	Питание
42	42	U _{CC}	Питание
43	43	A9	Вход сигнала адреса
44	44	A8	Вход сигнала адреса
45	45	A7	Вход сигнала адреса
46	46	A6	Вход сигнала адреса
47	47	A5	Вход сигнала адреса
48	48	GND	Общий
49	49	U _{CC}	Питание
50	50	nCE	Вход сигнала разрешения выборки микросхемы
51	51	A4	Вход сигнала адреса
52	52	A3	Вход сигнала адреса
53	53	A2	Вход сигнала адреса
54	54	A1	Вход сигнала адреса
55	55	A0	Вход сигнала адреса
56	56	GND	Общий
57	57	U _{CC}	Питание
58	58	GND	Общий
59	59	t ₁	Технологический вход. Регулировка выходных буферов
60	60	t ₀	Технологический вход. Регулировка выходных буферов
61	61	U _{CC}	Питание
62	62	D0	Вход/выход данных
63	63	GND	Общий
64	64	D1	Вход/выход данных

Условно-графическое обозначение

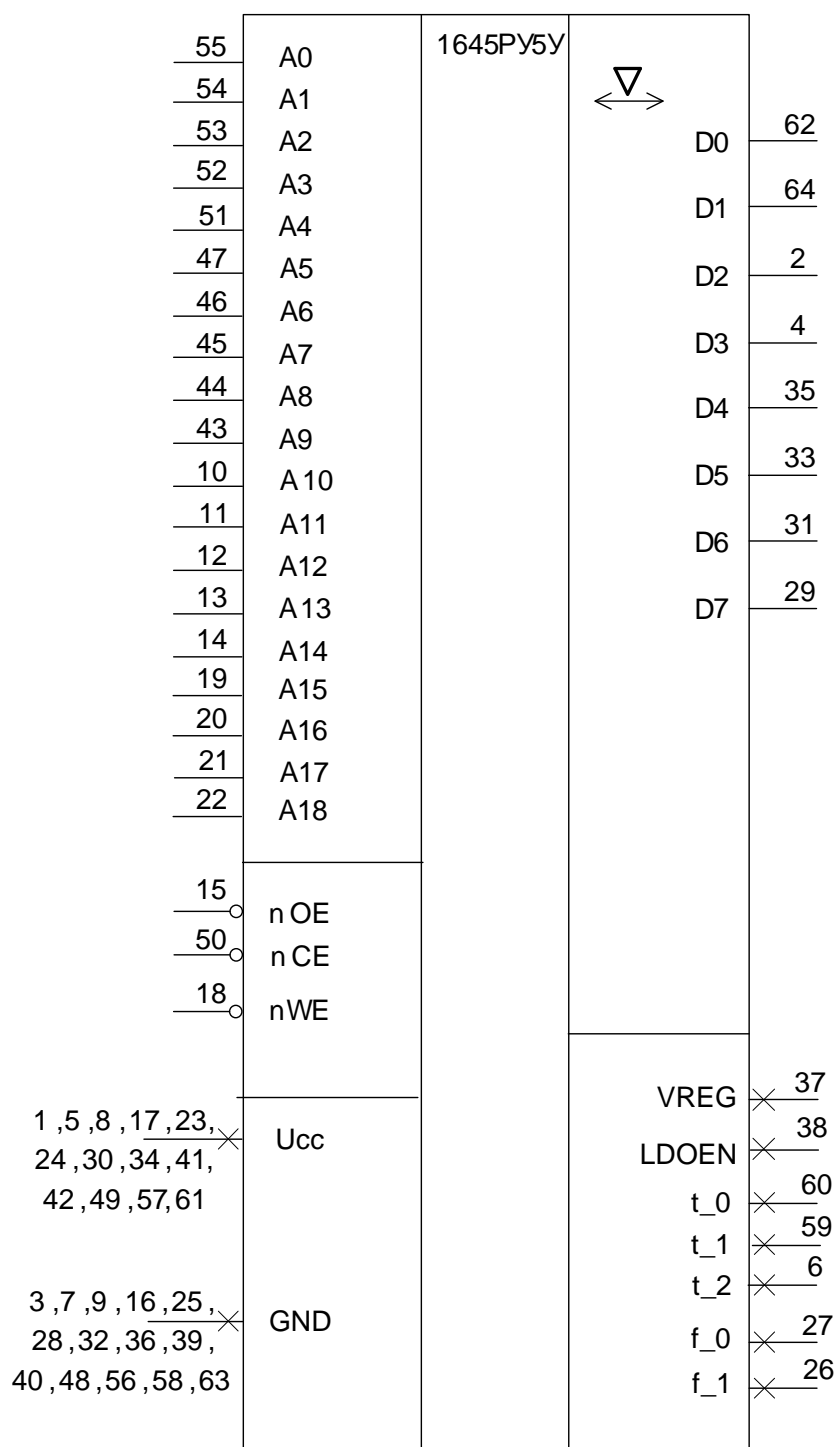


Рисунок 1 – Условно графическое обозначение

Структурная блок-схема микросхемы

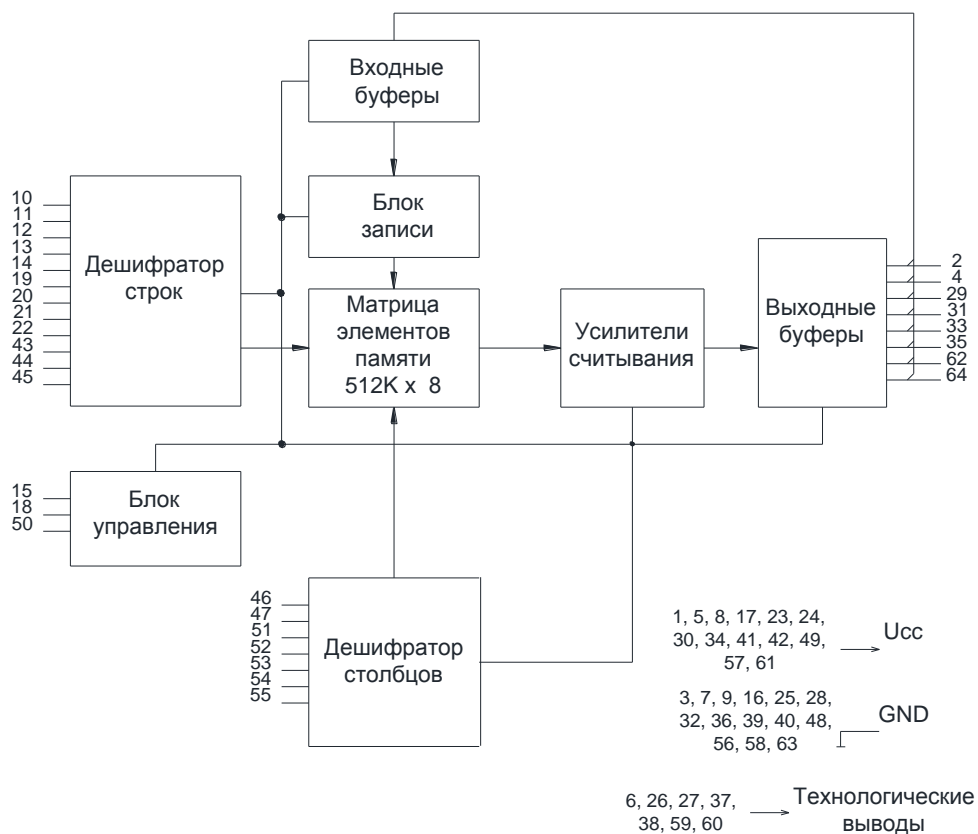


Рисунок 2 – Структурная схема

Примечание – Все элементы схемы имеют электрическую связь с соответствующими контактными площадками

Указания по применению и эксплуатации

При ремонте аппаратуры и измерении параметров микросхем замену микросхем необходимо проводить только при отключенных источниках питания.

Инструмент для пайки (сварки) и монтажа не должен иметь потенциал, превышающий 0,3 В относительно шины "Общий".

Не используемые входы микросхемы должны быть подключены к напряжению питания, U_{CC} , или на шину «Общий», GND.

Запрещается подведение каких-либо электрических сигналов (в том числе шин "Питание", "Общий") к выходам микросхем, не используемым согласно схеме электрической.

Технологические выводы 26, 27, 38, 59 и 60 должны быть подключены к напряжению питания U_{CC} , технологический вывод 6 – на шину «Общий» GND. Запрещается подведение каких-либо электрических сигналов (в том числе шин "Питание", "Общий") к технологическому выводу 37.

Описание функционирования

Микросхема 1645PУ5У представляет собой статическое оперативное запоминающее устройство (СОЗУ) с произвольной выборкой с информационной емкостью 4М и организацией 512К слов по 8 бит. Микросхема разработана по КМОП технологии с минимальными проектными нормами 0,18 мкм, с одним уровнем поликремния и шестью уровнями металла. В качестве запоминающего элемента использована шеститранзисторная ячейка памяти.

Типовые режимы работы СОЗУ обеспечиваются управляющими сигналами nOE, nOE, nWE на соответствующих входах 50, 15, 18 микросхемы, в соответствии с таблицей истинности (Таблица 2) и временными диаграммами (Рисунок 3 – Рисунок 7). Выводы А0–А18 (10 – 14, 19 – 22, 43 – 47, 51 – 55) являются адресными входами, выводы данных D0–D7 (2, 4, 29, 31, 33, 35, 62, 64) являются двунаправленными, их состояние зависит от логических уровней управляющих сигналов.

Таблица 2 – Таблица истинности микросхемы

Входы			Выходы	Режим
nOE	nWE	nOE	D0-D7	
X	H	H	Состояние высокого импеданса	Хранение данных
L	H	L	Выходные данные	Считывание данных
H	L	L	Входные данные	Запись данных
H	H	L	Состояние высокого импеданса	Запрет выхода данных при считывании

Примечания:

H – состояние высокого уровня;

L – состояние низкого уровня;

X – состояние высокого или низкого уровня.

При напряжении высокого уровня на входе nOE микросхема находится в режиме хранения и ее состояние не зависит от других управляющих сигналов, сигналов адреса и сигналов данных. Выходы микросхемы при этом находятся в состоянии высокого импеданса. В этом режиме микросхема потребляет минимальную мощность. Операции записи и считывания возможны при активном сигнале nOE (напряжение низкого уровня на входе nOE). При напряжении низкого уровня на входе nWE происходит запись информации в определенные ячейки памяти в соответствии с сигналами на входах данных (D0 – D7) и адресным кодом на входах адреса (A0 – A18). По каждому адресному коду происходит выборка восьми ячеек памяти (по одной в каждом разряде) и записывается восемь бит входной информации (по одному в каждую ячейку). Низкий уровень на входе nWE переводит выходы микросхемы в третье состояние (состояние высокого импеданса) независимо от уровня сигнала на входе nOE. Считывание происходит при напряжении высокого уровня на входе nWE, информация появляется на выходах микросхемы в соответствии с адресным кодом на входах адреса и наличии напряжения низкого уровня на входе nOE. Сигнал nOE управляет выходными буферами, обеспечивая их переход в третье состояние (при напряжении высокого уровня на входе nOE) независимо от состояния других управляющих сигналов.

Предельно-допустимые характеристики микросхемы

Таблица 3 – Предельно-допустимые и предельные режимы эксплуатации микросхем

Наименование параметра, единица измерения	Буквенное обозначение	Норма параметра			
		Предельно-допустимый режим		Предельный режим	
		не менее	не более	не менее	не более
Напряжение питания, В	U_{CC}	3,0	5,5	–	6,0
Входное напряжение высокого уровня, В	U_{IH}	2,4	U_{CC}	–	$U_{CC} + 0,3^{1)}$
Входное напряжение низкого уровня, В	U_{IL}	0	0,8	$-0,3^{1)}$	–
Выходной ток высокого уровня, мА	I_{OH}	– 4	–	– 8	–
Выходной ток низкого уровня, мА	I_{OL}	–	4	–	8
Напряжение высокого уровня, прикладываемое к выходу в состоянии «Выключено», В	U_{OHZ}	–	U_{CC}	–	$U_{CC} + 0,3$
Напряжение низкого уровня, прикладываемое к выходу в состоянии «Выключено», В	U_{OLZ}	0	–	$-0,3$	–
Время цикла считывания информации, нс, при: $U_{CC} = 3,0$ В	t_{CYR}	30	–	–	–
		20			
Время цикла записи информации, нс, при: $U_{CC} = 3,0$ В	t_{CYW}	30	–	–	–
		20			
Время установления сигнала адреса относительно начала сигнала разрешения записи nWE, нс,	$t_{SU(A-nWEHL)}$	0	–	–	–
Время установления сигнала адреса относительно окончания сигнала разрешения записи nWE, нс, при: $U_{CC} = 3,0$ В	$t_{SU(A-nWELH)}$	25	–	–	–
		20			
Время установления входных сигналов данных относительно сигнала разрешения записи nWE, нс, при: $U_{CC} = 3,0$ В	$t_{SU(D-nWELH)}$	25	–	–	–
		15			
Время удержания сигнала адреса относительно окончания сигнала разрешения записи nWE, нс, при: $U_{CC} = 3,0$ В	$t_{H(nWE-A)}$	0	–	–	–
Время удержания сигнала входных данных относительно окончания сигнала разрешения записи nWE, нс, при: $U_{CC} = 3,0$ В	$t_{H(nWE-D)}$	0	–	–	–
Длительность сигнала выборки nCE при записи, нс, при: $U_{CC} = 3,0$ В	$t_{W(nCE)}$	25	–	–	–

при: $U_{CC} = 4,5$ В		20	–		
Длительность сигнала разрешения записи nWE , нс, при: $U_{CC} = 3,0$ В	$t_{W(nWE)}$	25	–	–	–
		15	–		
при: $U_{CC} = 4,5$ В					
Емкость нагрузки, пФ	C_L	–	30	–	–

1) Допускается наличие на любых выводах импульсных напряжений низкого и высокого уровня длительностью $t_W \leq 10$ мкс и амплитудой $U_{LA} \geq -0,5$ В, $U_{HA} \leq U_{CC} + 0,5$ В и со скважностью $q \geq 2$.

Примечание – Не допускается одновременное воздействие двух и более предельных режимов.

Микросхемы устойчивы к воздействию статического электричества с потенциалом не менее 2 000 В.

Электрические параметры микросхемы

Таблица 4 – Электрические параметры микросхем при приёмке и поставке

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды, °С
		не менее	не более	
Выходное напряжение высокого уровня, В	U_{OH}	2,4	–	25, 125, – 60
Выходное напряжение низкого уровня, В	U_{OL}	–	0,4	
Ток утечки высокого уровня на входе, мкА	I_{ILH}	– 1	1	
		– 5	5	
Ток утечки низкого уровня на входе, мкА	I_{ILL}	– 1	1	
		– 5	5	
Выходной ток высокого уровня в состоянии «Выключено», мкА	I_{OZH}	– 1	1	
		– 5	5	
Выходной ток низкого уровня в состоянии «Выключено», мкА	I_{OZL}	– 1	1	
		– 5	5	
Динамический ток потребления, мА, при: $U_{CC} = 3,6 \text{ В}, f_I = 1/t_{CYRmin}$	I_{OCC}	–	90	
			при: $U_{CC} = 5,5 \text{ В}, f_I = 1/t_{CYRmin}$	
Ток потребления в режиме хранения, мА, ТТЛ уровни на входах при: $U_{CC} = 3,6 \text{ В}, f_I = 1/t_{CYRmin}$	I_{CCS1}	–	10	
			при: $U_{CC} = 5,5 \text{ В}, f_I = 1/t_{CYRmin}$	
Ток потребления в режиме хранения, мА, КМОП уровни на входах при: $U_{CC} = 3,6 \text{ В}, f_I = 0$	I_{CCS2}	–	5	
			при: $U_{CC} = 5,5 \text{ В}, f_I = 0$	
Время выборки адреса, нс при: $U_{CC} = 3,0 \text{ В}, C_L = 30 \text{ пФ}$	$t_{A(A-D)}$	–	30*	
			при: $U_{CC} = 4,5 \text{ В}, C_L = 30 \text{ пФ}$	20
Время выборки по сигналу nCE, нс при: $U_{CC} = 3,0 \text{ В}, C_L = 30 \text{ пФ}$	$t_{A(nCE-D)}$	–	30*	
			при: $U_{CC} = 4,5 \text{ В}, C_L = 30 \text{ пФ}$	20
Время выборки по сигналу nOE, нс при: $U_{CC} = 3,0 \text{ В}, C_L = 30 \text{ пФ}$	$t_{A(nOE-D)}$	–	15*	
			при: $U_{CC} = 4,5 \text{ В}, C_L = 30 \text{ пФ}$	10
Примечание – Значения параметров приведены при предельно-допустимых режимах эксплуатации, указанных в Таблица 3.				

Таблица 5 – Электрические параметры микросхем на общей пластине и в виде отдельных кристаллов при приемке и поставке

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды, °С
		не менее	не более	
Ток потребления в режиме хранения, мА, КМОП уровни на входах при: $U_{nCE} = 3,6$ В, $U_{IL} = 0$ В, $U_{IH} = 3,6$ В или $U_I = 3,6$ В, $f_C = 0$	I_{CCS2}	–	2,55	25
ФК	–	–	–	–

Справочные параметры микросхемы

Таблица 6 – Справочные параметры микросхемы

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды (корпуса), °С
		не менее	не более	
Время задержки распространения сигнала данных при переходе выхода из состояния низкого (высокого) уровня в состояние «Выключено» по сигналу nCE, нс при: U _{CC} = 3,0 В	t _{PLZ(nCE-D)} t _{PHZ(nCE-D)}	–	15	25, 125, – 60
при: U _{CC} = 4,5 В			10	
Время задержки распространения сигнала данных при переходе выхода из состояния «Выключено» в состояние низкого (высокого) уровня по сигналу nCE, нс, при: U _{CC} = 3,0 В	t _{PZL(nCE-D)} t _{PZH(nCE-D)}	3	–	
при: U _{CC} = 4,5 В				
Время задержки распространения сигнала данных при переходе выхода из состояния низкого (высокого) уровня в состояние «Выключено» по сигналу nOE, нс, при: U _{CC} = 3,0 В	t _{PLZ(nOE-D)} t _{PHZ(nOE-D)}	–	15	
при: U _{CC} = 4,5 В			10	
Время задержки распространения сигнала данных при переходе выхода из состояния «Выключено» в состояние низкого высокого (высокого) уровня по сигналу nOE, нс, при: U _{CC} = 3,0 В	t _{PZL(nOE-D)} t _{PZH(nOE-D)}	0	–	
при: U _{CC} = 4 В				
Время задержки распространения сигнала данных при переходе выхода из состояния низкого (высокого) уровня в состояние «Выключено» по сигналу nWE, нс, при: U _{CC} = 3,0 В	t _{PLZ(nWE-D)} t _{PHZ(nWE-D)}	–	15	
при: U _{CC} = 4,5 В			10	
Время задержки распространения сигнала данных при переходе выхода из состояния «Выключено» в состояние низкого (высокого) уровня по сигналу nWE, нс, при: U _{CC} = 3,0 В	t _{PZL(nWE-D)} t _{PZH(nWE-D)}	5	–	
при: U _{CC} = 4,5 В				
Время сохранения выходных данных после изменения сигнала адреса, нс, при: U _{CC} = 3,0 В	t _{V(A-D)}	5	–	
при: U _{CC} = 4,5 В				

Временные диаграммы цикла записи и чтения

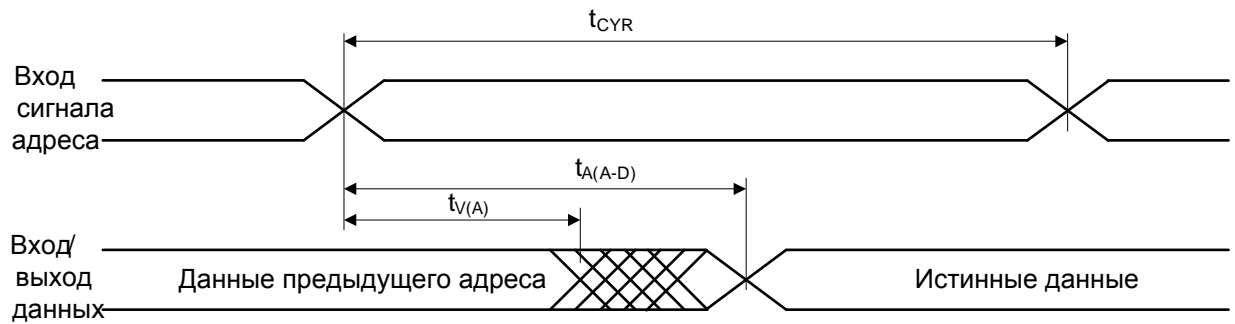


Рисунок 3 – Временная диаграмма цикла чтения 1

при: $U_{nCE} = U_{IL}$, $U_{nWE} = U_{IH}$, $U_{nOE} = U_{IL}$

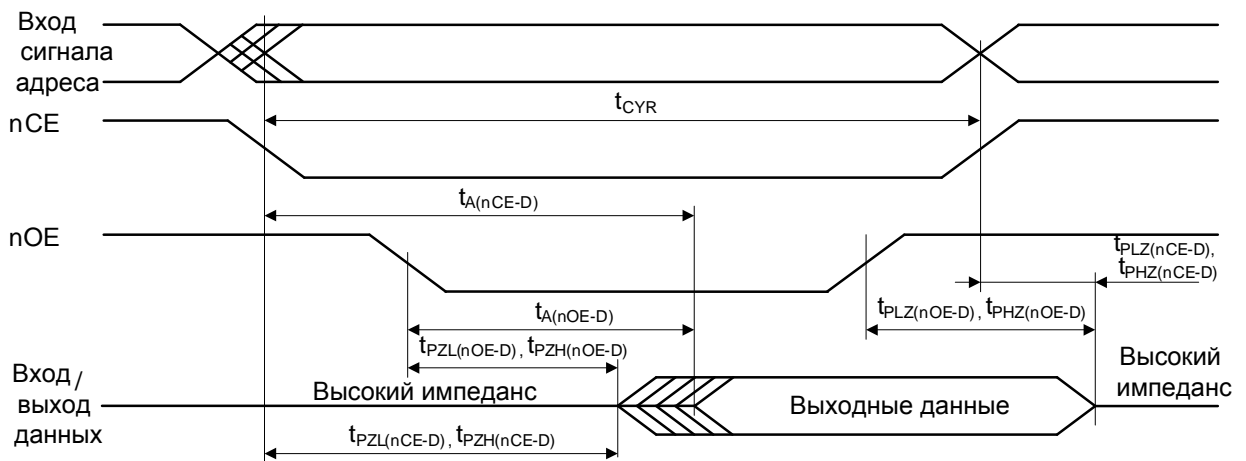


Рисунок 4 – Временная диаграмма цикла чтения 2 при $U_{nWE} = U_{IH}$

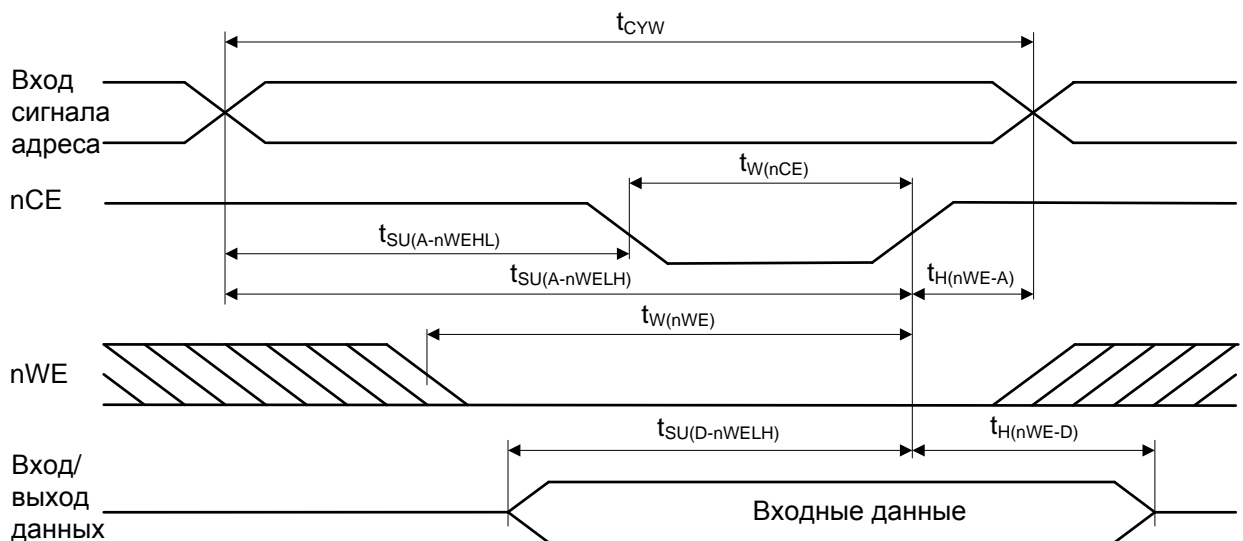


Рисунок 5 – Временная диаграмма цикла записи 1.

Управление по nCE, при $U_{nOE} = U_{IH}$

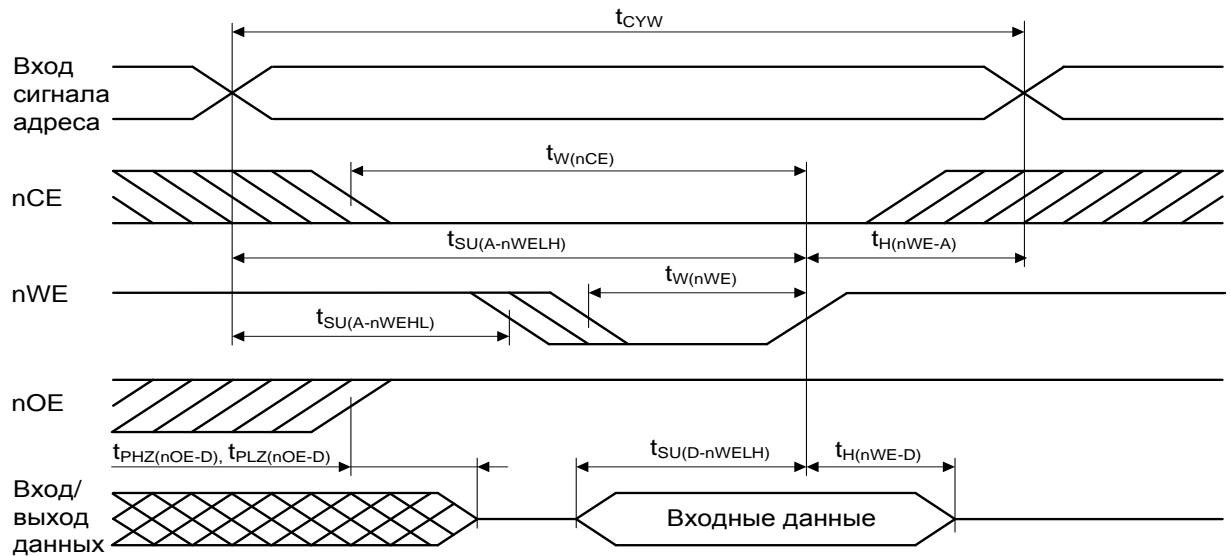


Рисунок 6 – Временная диаграмма цикла записи 2.
Управление по nWE, при $U_{nOE} = U_{IH}$ на протяжении цикла записи

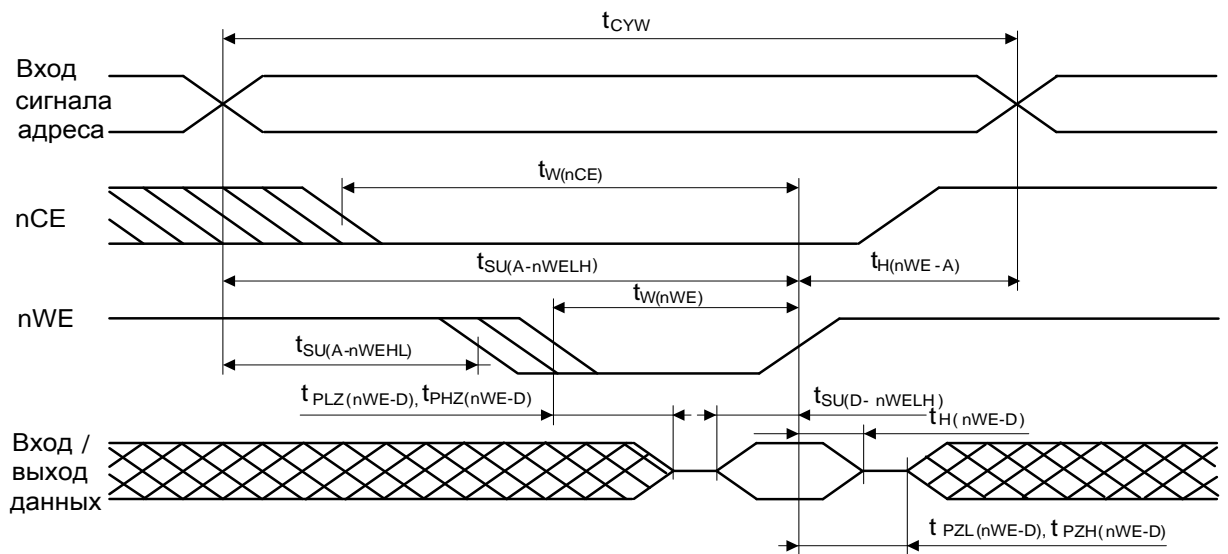


Рисунок 7 – Временная диаграмма цикла записи 3.
Управление по nWE, при $U_{nOE} = U_{IL}$ на протяжении цикла записи

Типовые зависимости

Раздел находится в разработке.

Габаритный чертеж микросхемы

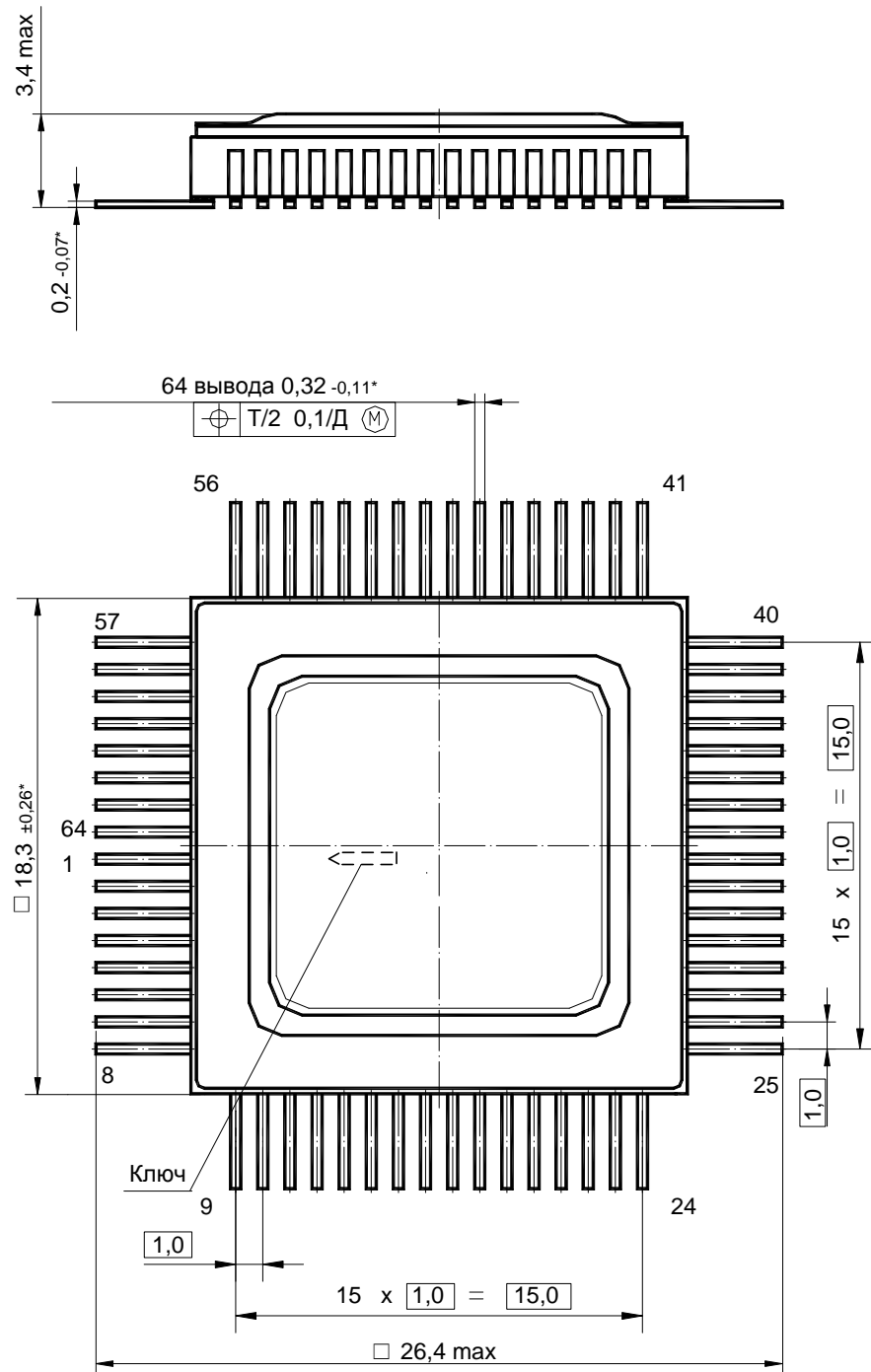
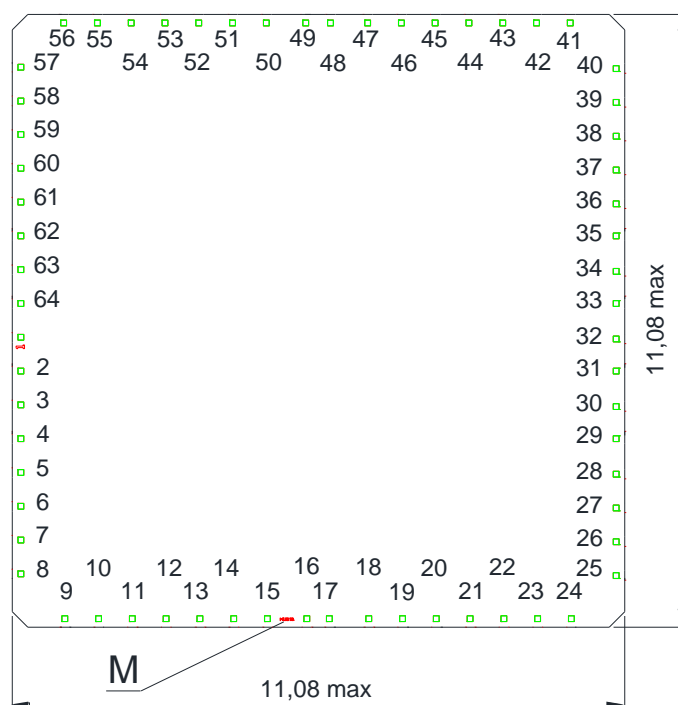


Рисунок 8 – Корпус 5134.64-6

Примечания – Ключ обозначен на обратной стороне корпуса.



Размеры КП 100 x 100 мкм²

Рисунок 9 – Кристалл (бескорпусное исполнение)

Примечания:

- 1 Номера контактным площадкам (КП), кроме первой, присвоены условно. Расположение КП соответствует топологическому чертежу.
- 2 М – маркировка кристалла MLDR72.

Информация для заказа

Обозначение	Маркировка	Тип корпуса	Температурный диапазон
1645РУ5У	1645РУ5У	5134.64-6	минус 60 – 125 °С
К1645РУ5У	К1645РУ5У	5134.64-6	минус 60 – 125 °С
К1645РУ5УК	К1645РУ5У*	5134.64-6	0 – 70 °С

Примечание – Микросхемы в бескорпусном исполнении поставляются в виде отдельных кристаллов, получаемых разделением пластины. Микросхемы поставляются в таре (кейсах) без потери ориентации. Маркировка микросхемы – 1645РУ5Н4 или К1645РУ5Н4, наносится на тару.

Микросхемы с приемкой «ВП» маркируются ромбом.

Микросхемы с приемкой «ОТК» маркируются буквой «К».

Лист регистрации изменений

№ п/п	Дата	Версия	Краткое содержание изменения	№№ изменяемых листов
1	13.06.2012	1.0.1	Создание документа	
2	26.02.2013	1.0.2	Приведение в соответствие с ТУ	по тексту
3	25.11.2013	1.1.2	Исправлено название микросхемы	1
4	23.12.2013	1.2.2	Исправлено название микросхем, таблицы 3, 4, 5 приведены в соответствие с ТУ	1, 6-9
5	12.08.2014	1.3.0	Приведение в соответствие с ТУ и КД. Добавлено бескорпусное исполнение	по тексту
6	18.02.2015	1.4.0	Дополнены основные характеристики микросхемы	1
7	19.10.2015	2.0.0	Добавлен раздел Указания по применению и эксплуатации	6