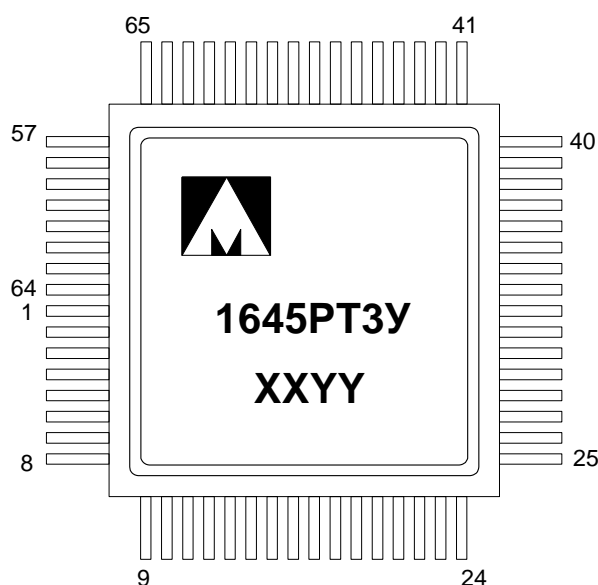




**Микросхема однократно программируемого ПЗУ
емкостью 2М с перестраиваемой организацией 128Кх16 или 256Кх8
1645РТ3У, К1645РТ3У, К1645РТ3УК, 1645РТ3Н4, К1645РТ3Н4**



XX – год выпуска
YY – неделя выпуска

**Основные характеристики
микросхемы:**

- Информационная емкость 2М (128К x 16) бит или (256К x 8) бит;
- Напряжение питания от 3,0 до 5,5 В;
- Время выборки данных по адресу не более 100 нс;
- Ток потребления в режиме хранения не более 5 мА;
- Динамический ток потребления не более 100 мА;
- Коэффициент программируемости не менее 0,7;
- Время выборки данных по сигналу nOE не более 30 нс;
- Время цикла считывания информации не менее 100 нс;
- Микросхема совместима с ТТЛ и КМОП микросхемами;
- Температурный диапазон:

Обозначение	Диапазон
1645РТ3У	минус 60 – 125 °С
К1645РТ3У	минус 60 – 125 °С
К1645РТ3УК	0 – 70 °С

Тип корпуса:

- 64-выводной металлокерамический корпус 5134.64–6;
- микросхемы 1645РТ3Н4 и К1645РТ3Н4 поставляются в бескорпусном исполнении.

Общее описание и область применения микросхемы

Микросхемы интегральные 1645РТ3У (далее – микросхемы) представляют собой однократно электрически программируемое постоянное запоминающее устройство (ППЗУ) с произвольной выборкой с информационной емкостью 2М с перестраиваемой организацией 128К слов по 16 бит или 256К по 8 бит, с повышенной стойкостью к воздействию специальных факторов.

Микросхемы предназначены для использования в блоках и устройствах памяти общих и специальных вычислительных систем с большими потоками информации в образцах В и ВТ.

Структурная блок-схема микросхемы

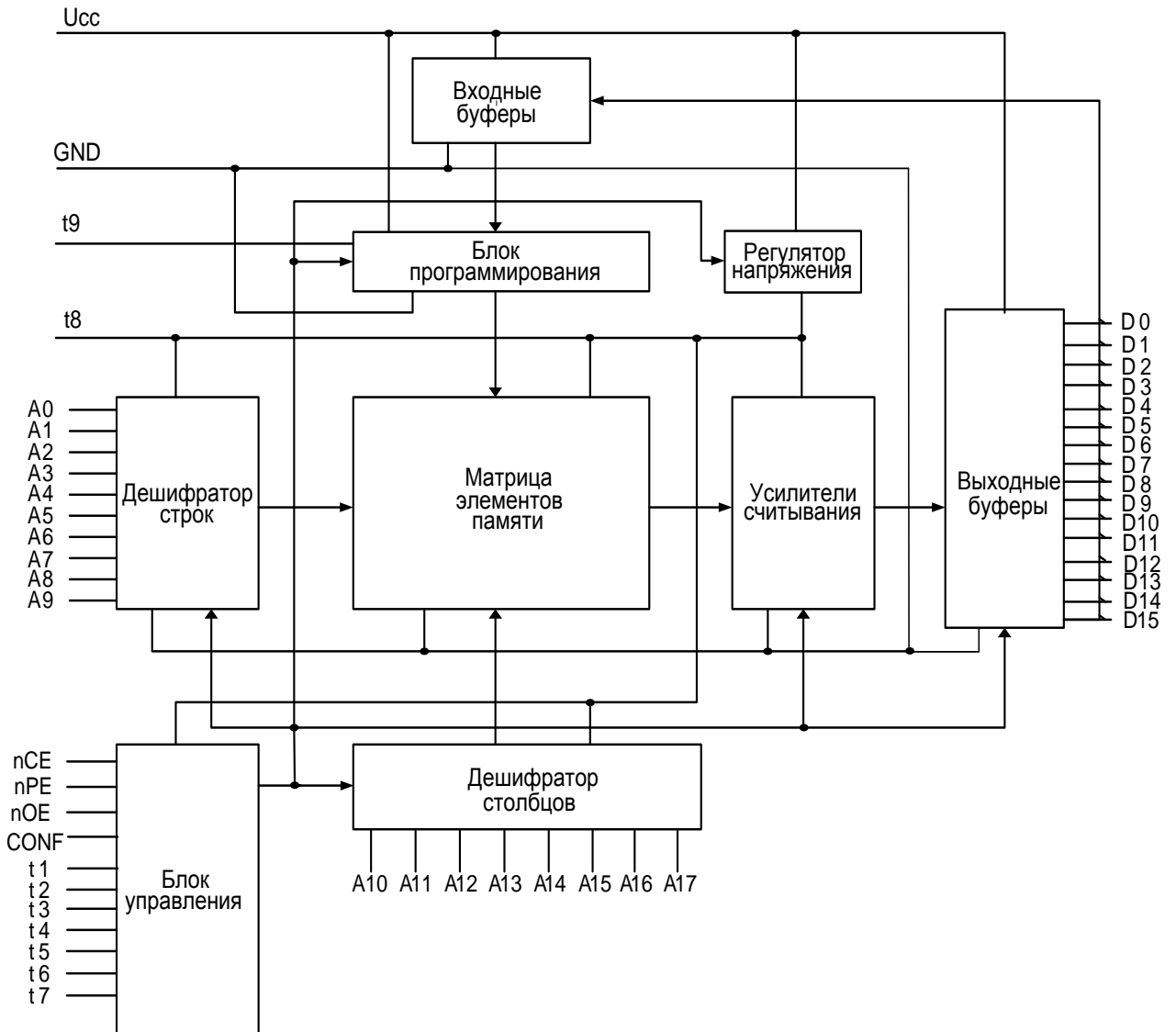


Рисунок 1 – Структурная блок-схема микросхемы

Условно-графическое обозначение

18	A0	1645PT3У	↕	D0	22
17	A1			D1	23
14	A2			D2	24
13	A3			D3	25
12	A4			D4	28
11	A5			D5	29
10	A6			D6	30
9	A7			D7	31
47	A8			D8	34
51	A9			D9	35
52	A10			D10	36
53	A11			D11	37
54	A12			D12	40
55	A13			D13	41
56	A14			D14	42
58	A15			D15	43
57	A16				
48	A17				
1	nCE				
2	nOE				
60	CONF				
64	nPE				
4	t0			Ucc	15, 21, 27, 33, 39, 44, 50, 59
5	t1				
6	t2				
7	t3				
8	t4				
19	t5				
46	t6			GND	16, 20, 26, 32, 38, 45, 49, 63
61	t7				
3	t8				
62	t9				

Рисунок 2 – Условно-графическое обозначение

Описание выводов

Таблица 1 – Описание выводов

№ вывода корпуса	№ контактных площадок кристалла	Обозначение вывода	Назначение вывода
1	1	nCE	Вход сигнала разрешения выборки
2	2	nOE	Вход сигнала разрешения выхода данных
3	4	t8	Технологический вход VREG
4	8	t0	Технологический вход Reg_en
5	11	t1	Технологический вход Tun_gl_1
6	12	t2	Технологический вход Tun_gl_0
7	13	t3	Технологический вход Tun_loc_1
8	15	t4	Технологический вход Tun_loc_0
9	16	A7	Вход сигнала адреса
10	17	A6	Вход сигнала адреса
11	18	A5	Вход сигнала адреса
12	19	A4	Вход сигнала адреса
13	20	A3	Вход сигнала адреса
14	21	A2	Вход сигнала адреса
15	22	Ucc	Питание 3,3 В
16	23	GND	Общий
17	24	A1	Вход сигнала адреса
18	25	A0	Вход сигнала адреса
19	27	t5	Технологический вход TEST1
20	28	GND	Общий
21	29	Ucc	Питание 3,3 В
22	30	D0	Вход/выход данных
23	31	D1	Вход/выход данных
24	32	D2	Вход/выход данных
25	33	D3	Вход/выход данных
26	34	GND	Общий
27	35	Ucc	Питание 3,3 В
28	36	D4	Вход/выход данных
29	37	D5	Вход/выход данных
30	38	D6	Вход/выход данных
31	39	D7	Вход/выход данных
32	40	GND	Общий
33	41	Ucc	Питание 3,3 В
34	42	D8	Вход/выход данных

Спецификация 1645PT3У, K1645PT3У, K1645PT3УК, 1645PT3Н4, K1645PT3Н4

№ вывода корпуса	№ контактных площадок кристалла	Обозначение вывода	Назначение вывода
35	43	D9	Вход/выход данных
36	44	D10	Вход/выход данных
37	45	D11	Вход/выход данных
38	46	GND	Общий
39	47	Ucc	Питание 3,3 В
40	48	D12	Вход/выход данных
41	49	D13	Вход/выход данных
42	50	D14	Вход/выход данных
43	51	D15	Вход/выход данных
44	52	Ucc	Питание 3,3 В
45	53	GND	Общий
46	54	t6	Технологический вход TEST0
47	56	A8	Вход сигнала адреса
48	57	A17	Вход сигнала адреса
49	58	GND	Общий
50	59	Ucc	Питание 3,3 В
51	60	A9	Вход сигнала адреса
52	61	A10	Вход сигнала адреса
53	62	A11	Вход сигнала адреса
54	63	A12	Вход сигнала адреса
55	64	A13	Вход сигнала адреса
56	65	A14	Вход сигнала адреса
57	66	A16	Вход сигнала адреса
58	67	A15	Вход сигнала адреса
59	68	Ucc	Питание 3,3 В
60	70	CONF	Вход сигнала выбора конфигурации
61	72	t7	Технологический вход nCHRPm_en
62	73, 74	t9	Технологический вход VCHRPm
63	75	GND	Общий
64	76	nPE	Вход сигнала разрешения программирования

Описание функционирования микросхемы

Микросхема однократно электрически программируемого постоянного запоминающего устройства с произвольной выборкой информационной емкостью 2 Мбит с перестраиваемой организацией 128К слов по 16 бит или 256К слов по 8 бит (далее ПЗУ) разработана по КМОП КНИ технологии с минимальными проектными нормами 0,18 мкм, с одним уровнем поликремния и шестью уровнями металлизации. В качестве запоминающего элемента микросхемы используется элемент, основанный на пробое тонкого окисла подзатворного диэлектрика транзистора.

Типовые режимы работы ПЗУ обеспечиваются управляющими сигналами nCE, nOE, nPE, в соответствии с таблицей истинности (Таблица 2) и временными диаграммами (Рисунки 4 – 7).

Таблица 2 – Таблица истинности

Входы			Выходы	Режим
nOE	nPE	nCE	D0-D15	
X	X	H	Состояние высокого импеданса	Хранение данных
L	H	L	Выходные данные	Считывание данных
H	L	L	Входные данные	Программирование данных
H	H	L	Состояние высокого импеданса	Запрет выхода данных при считывании

Примечание:
 H – состояние высокого уровня;
 L – состояние низкого уровня;
 X – любое состояние высокого или низкого уровня.

Выводы A0 – A17 являются адресными входами, выводы данных D0 – D15 являются двунаправленными, их состояние зависит от логических уровней управляющих сигналов. Сигнал CONF позволяет выбрать требуемую конфигурацию микросхемы: CONF = 0 соответствует организации 128К×16, CONF = 1 соответствует организации 256К×8. В случае организации 256К×8 в качестве входов-выходов данных используются выводы D0 – D7, на выводах D8 – D15 поддерживается состояние логического нуля.

При напряжении высокого уровня на входе nCE микросхема находится в режиме хранения, и ее состояние не зависит от других управляющих сигналов (сигналов адреса и сигналов данных). Выходы микросхемы при этом находятся в состоянии высокого импеданса. В этом режиме микросхема потребляет минимальную мощность.

При наличии на входе nOE напряжения высокого уровня выводы данных находятся в состоянии высокого импеданса. Сигнал nOE управляет выходными буферами, обеспечивая их переход в третье состояние (напряжением высокого уровня на входе nOE) независимо от состояния других управляющих сигналов.

Режим программирования/записи инициируется через внутренний командный регистр. Командный регистр не занимает адресное пространство памяти и состоит из триггеров, которые хранят информацию, поступающую с шин адреса и данных, необходимую для выполнения команд. Содержимое регистра используется

внутренним блоком программирования, который формирует последовательность операций при программировании.

При включении питания устанавливается режим считывания данных. Это гарантирует, что случайное изменение содержимого памяти не произойдет при переходных процессах питания. Никаких команд в этом режиме не нужно, чтобы получить данные на выходе. Во время цикла считывания адрес выставляется на входы адреса, а данные выдаются на выходы данных. Микросхема остается доступной для считывания, пока содержимое командного регистра не изменится.

Считывание данных происходит при установлении на выводах nCE и nOE низкого логического уровня UIL, на выводе nPE высокого логического уровня.

Запись команд или командных последовательностей происходит при установлении на выводах nCE и nPE низкого логического уровня UIL и на выводе nOE состояния высокого логического уровня UIH.

Запись специфичных данных по определенным адресам или командных последовательностей в командный регистр иницирует режимы работы микросхемы. В Таблице 3 определены доступные командные последовательности.

Запись некорректного адреса и данных или их запись в неправильной последовательности может перевести микросхему в неопределенный режим. Для возврата ее в режим чтения требуется команда сброса – «**reset**».

Запись команды «reset» в регистры микросхемы переводит ее в режим чтения данных. Состояние адресных выводов не имеет значения для этой команды.

Команда «reset» может быть подана между циклами командной последовательности программирования прежде, чем начнется программирование. Эта команда переводит микросхему в режим считывания. Если программирование началось, микросхема игнорирует команду сброса, пока операция не закончится.

Режим «Autoselect» предоставляет идентификаторы производителя и микросхемы с помощью идентификационных кодов выдаваемых по шине данных.

Команда «Autoselect» подается через командный регистр в соответствии с циклами указанными в Таблице 3. Командная последовательность «Autoselect» состоит из двух циклов разблокирования и непосредственно команды «autoselect». После этого микросхема входит в режим «Autoselect», и можно считать любой адрес в любое время без инициализации других командных последовательностей. В цикле считывания по адресу 00h считывается код производителя. В цикле считывания по адресу 01h – код микросхемы. Записав команду «reset» можно выйти из режима «Autoselect» в режим считывания массива данных.

Все адреса и данные записываются по положительному фронту nPE или nCE, в зависимости от того какое из событий произойдет раньше. Соответствующие временные диаграммы представлены на Рисунках 6 и 7.

Таблица 3 – Определение команд на шине памяти

Командные Последовательности		Циклы	Циклы на шине памяти							
			Первый		Второй		Третий		Четвертый	
			Addr	Data	Addr	Data	Addr	Data	Addr	Data
Считывание (Read)		1	RA	RD						
Сброс (Reset)		1	XXX	F0						
Auto Select	ID производителя	4	555	AA	2AA	55	555	90	X00	1E
	ID микросхемы	4	555	AA	2AA	55	555	90	X01	F7
Program		4	555	AA	2AA	55	555	A0	PA	PD
Unlock Bypass		3	555	AA	2AA	55	555	20		
Unlock Bypass Program		2	PA	A0	PA	PD				
Unlock Bypass Reset		2	XXX	90	XXX	00				
Tune Program Time		4	555	AA	2AA	55	555	E0	XXX	PT

Примечания:

- 1 X – значение UIL или UIH.
- 2 RA – адрес читаемой ячейки памяти;
RD – данные считываемые по адресу RA во время операции считывания;
PA – адрес программируемой ячейки памяти;
PD – данные программируемые в ячейку памяти PA;
PT – подстройка времени программирования, по умолчанию; 1Eh.
- 3 Значения приведены в шестнадцатеричном виде.
- 4 Во всех командных циклах указаны операции записи, за исключением операции считывания массива данных.
- 5 Адресные биты A17 – A12, а также данные D15 – D8 не имеют значения для командных и «unlock» циклов, кроме цикла считывания.
- 6 Во время операции считывания командные и «unlock» циклы не требуются.
- 7 Команда «reset» требуется для возврата в режим считывания массива данных.
- 8 Перед командой «unlock bypass program» выполнить команду «unlock bypass».
- 9 Если микросхема находилась в режиме «Unlock Bypass», то для возврата в режим считывания массива данных требуется команда «unlock bypass reset».

При подаче командной последовательности программирования «**Program**» в микросхему программируется один байт. Операция программирования инициируется четырьмя циклами на шине памяти. Программная последовательность состоит из двух циклов разблокирования, команды «setup», адреса и программируемых данных, запись которых инициирует внутренний алгоритм программирования. Дальнейший контроль времени программирования производить не требуется, так как это осуществляется логикой микросхемы. Микросхема автоматически обеспечивает внутреннюю генерацию программных импульсов. В Таблице 3 приведены необходимые циклы для входа в этот режим.

После подачи командной последовательности программирования байта возможна проверка наличия статуса операции программирования. Статус операции программирования проверяется путем опроса статусного переключающегося бита D6. Переключающийся бит на D6 показывает статус внутреннего алгоритма программирования. Этот бит может быть прочитан по любому адресу и правомерен после последнего переднего фронта сигнала nPE в командной последовательности (перед операцией программирования).

Во время внутреннего алгоритма программирования, цикл считывания по любому адресу изменяет значение статусного бита D6 на инверсное (можно использовать чтение по nCE или nOE, но не по адресу). По завершении операции переключения на D6 останавливаются.

При считывании переключающегося бита статуса, необходимо прочитать данные дважды, чтобы определить изменяется ли бит статуса или нет. После второго считывания необходимо сравнить новое значение статусного бита с первым прочитанным. Если статусный бит не меняется, то операция программирования завершена. Можно прочитать данные (с D7 – D0 для CONF = 1, с D15 – D0 для CONF = 0) на следующем цикле считывания (т.е. данные с предыдущих двух или более циклов считывания могут не быть верными и нужны только для опроса D6). Алгоритм опроса переключающегося бита приведён на рисунке ниже (Рисунок 3).

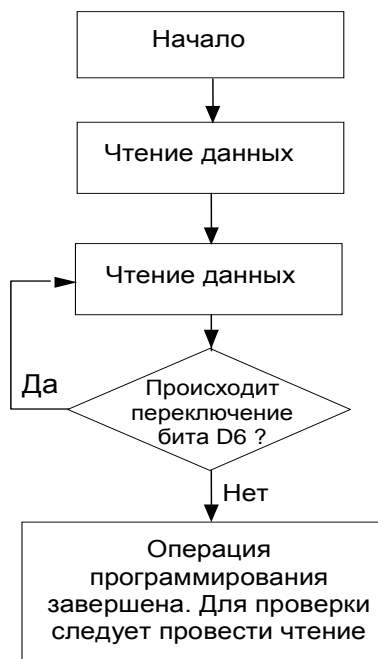


Рисунок 3 – Алгоритм опроса переключающегося бита

Допускается не проводить проверку статуса операции программирования. В этом случае необходимо после подачи командной последовательности программирования байта выдержать паузу не менее максимального времени программирования байта t_{CYP_BYT} (для CONF = 0 не менее $t_{CYP_BYT} \times 2$).

После операции программирования следует выполнить проверку записи данных путем считывания запрограммированного адреса. Допускается сначала произвести программирование всех необходимых адресов, затем выполнить проверку считыванием по этим же адресам. В случае, когда прочитанные данные не

совпали с записываемыми, следует повторить операцию программирования. Так как «1» по данным означает ячейку с «пробитым» (antifuse) диэлектриком, а «0» – с непробитым, то повторную запись можно проводить только для «непробитых» ячеек. Во входных данных следует устанавливать «1» только в разрядах, которые не запрограммировались во время предыдущих попыток.

После завершения внутреннего алгоритма программирования, микросхема возвращается в режим считывания массива данных и адрес больше не защелкивается.

Любая команда, записанная в устройство в течение внутреннего алгоритма программирования, игнорируется (кроме команды «reset»). Для корректного программирования данных командная последовательность программирования слова должна быть переинициализирована, если была записана команда «reset».

Программирование может осуществляться в любой последовательности по любому адресу.

Режим «Unlock Bypass» позволяет системе программировать байты быстрее, чем при использовании «Program» последовательностей программирования. Режим «Unlock Bypass» инициируется с помощью двух циклов разблокирования и цикла разблокирования команды «bypass», 20h. После входа в этот режим, достаточно командной последовательности из двух циклов для программирования байта:

- *первый цикл* этой последовательности содержит команду разблокирования программирования «bypass», A0h.
- *второй цикл* содержит адрес и программируемые данные.

Последующие данные программируются подобным методом за два цикла. Этот метод обходится без двух циклов разблокирования, необходимых в стандартной последовательности программирования. В результате, общее время программирования меньше. В Таблице 3 приведены необходимые циклы для входа в этот режим.

В режиме «Unlock Bypass» разрешены только следующие команды:

- «unlock bypass program» – программирование при разблокированном обходном регистре;
- «unlock bypass reset» – сброс при разблокированном обходном регистре.

Для выхода из режима «Unlock Bypass» необходимо выдать командную последовательность из двух циклов «Unlock Bypass Reset». Первый цикл должен содержать данные 90h, второй цикл – данные 00h. После чего микросхема возвращается в режим считывания массива данных.

Командная последовательность «**Tune Program Time**» используется для изменения времени, затрачиваемого на программирование каждого бита. Значение по умолчанию – 1E'h, что соответствует примерно 2 мс на каждый бит входных данных равный «1». При увеличении/уменьшении этого значения время программирования изменяется прямо пропорционально.

Временные диаграммы

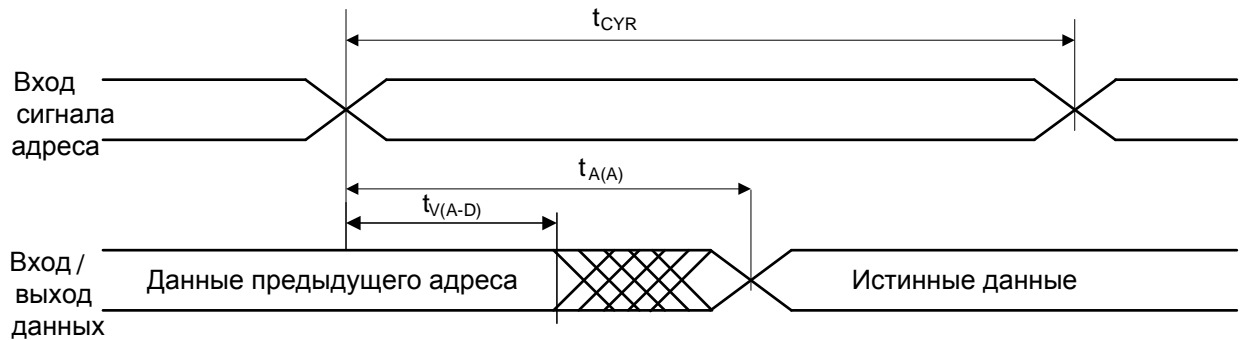


Рисунок 4 – Временная диаграмма цикла считывания 1 при $U_{nOE} = U_{nCE} = U_{IL}$, $U_{nPE} = U_{IH}$

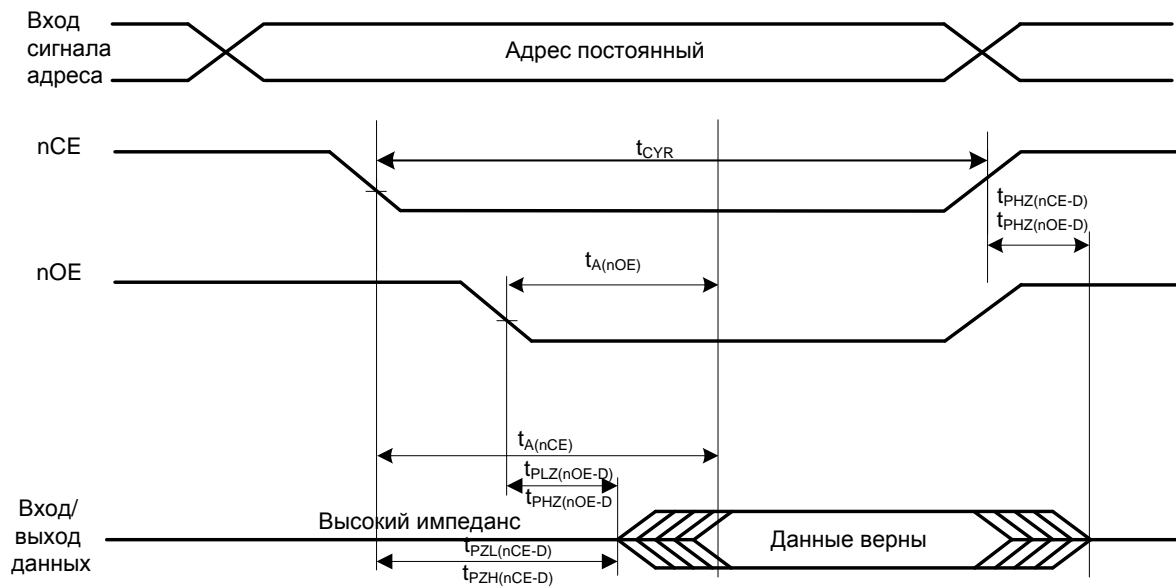


Рисунок 5 – Временная диаграмма цикла считывания 2. Управление по nOE. $U_{nPE} = U_{IH}$

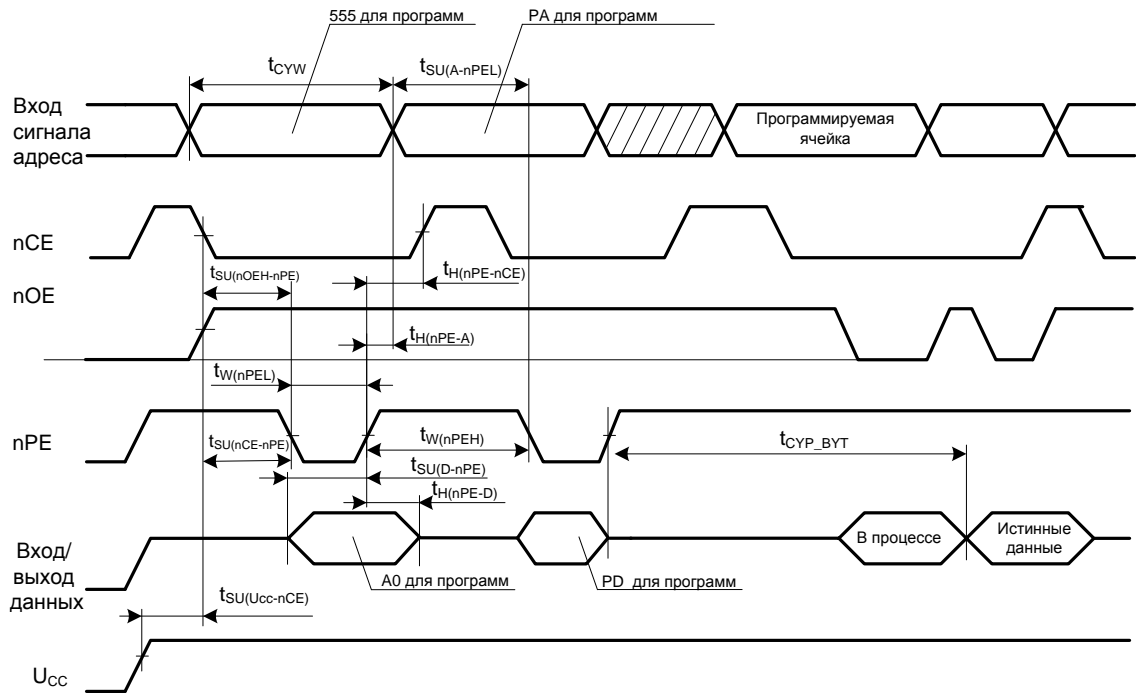


Рисунок 6 – Временная диаграмма цикла записи 1. Управление по nPE. $U_{nOE} = U_{IH}$ на протяжении цикла записи

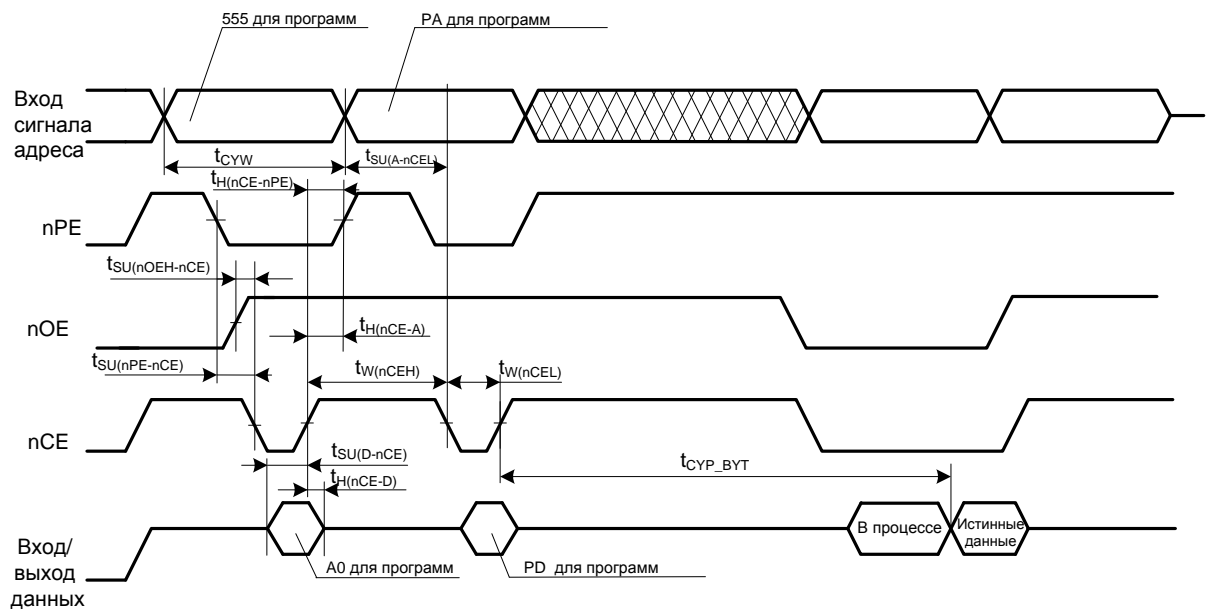


Рисунок 7 – Временная диаграмма цикла записи 2. Управление по nCE $U_{nOE} = U_{IH}$

Предельно-допустимые характеристики микросхемы

Таблица 4 – Предельно-допустимые режимы эксплуатации и предельные электрические режимы микросхем

Наименование параметра, единица измерения	Буквенное обозначение параметра	Норма параметра			
		Предельно- допустимый режим		Предельный режим	
		не менее	не более	не менее	не более
Напряжение питания ¹⁾ , В	U_{CC}	3,0	5,5	–	4,0
Входное напряжение высокого уровня, В	U_{IH}	2,0	U_{CC}	–	$U_{CC} + 0,3$
Входное напряжение низкого уровня, В	U_{IL}	0	0,8	– 0,3	–
Выходной ток высокого уровня, мА	I_{OH}	– 4	–	– 6	–
Выходной ток низкого уровня, мА	I_{OL}	–	4	–	6
Напряжение высокого уровня, прикладываемое к выходу в состоянии «Выключено», В	U_{OHZ}	–	U_{CC}	–	$U_{CC} + 0,3$
Напряжение низкого уровня, прикладываемое к выходу в состоянии «Выключено», В	U_{OLZ}	0	–	– 0,3	–
Время цикла считывания информации, нс,	t_{CYR}	100*	–	–	–
Время цикла записи информации, нс	t_{CYW}	100*	–	–	–
Время удержания сигнала адреса относительно сигнала nPE, нс	$t_{H(nPE-A)}$	50*	–	–	–
Время установления входных сигналов данных относительно окончания сигнала nPE, нс	$t_{SU(D-nPE)}$	50*	–	–	–
Время установления сигнала адреса относительно начала сигнала nPE, нс	$t_{SU(A-nPE L)}$	0	–	–	–
Время удержания сигнала входных данных относительно окончания сигнала nPE, нс	$t_{H(nPE-D)}$	50*	–	–	–
Время установления сигнала nOE в состояние высокого уровня относительно начала сигнала записи nPE, нс	$t_{SU(nOE H-nPE)}$	0	–	–	–
Время установления сигнала nCE относительно начала сигнала записи nPE, нс	$t_{SU(nCE-nPE)}$	0	–	–	–
Время удержания сигнала адреса относительно сигнала nCE, нс	$t_{H(nCE-A)}$	50*	–	–	–
Время установления сигнала адреса относительно начала сигнала nCE, нс	$t_{SU(A-nCE L)}$	0	–	–	–
Время установления сигнала входных данных относительно окончания сигнала nCE	$t_{SU(D-nCE)}$	50*	–	–	–

Наименование параметра, единица измерения	Буквенное обозначение параметра	Норма параметра			
		Предельно- допустимый режим		Предельный режим	
		не менее	не более	не менее	не более
Время удержания сигнала входных данных относительно окончания сигнала nCE при записи, нс	$t_{H(nCE-D)}$	50*	–	–	–
Время удержания сигнала nCE относительно сигнала nPE, нс	$t_{H(nPE-nCE)}$	0	–	–	–
Время установления сигнала nCE относительно напряжения питания U_{CC} , мс	$t_{SU(U_{CC}-nCE)}$	10*	–	–	–
Время установления сигнала nOE в состояние высокого уровня относительно начала сигнала nCE, нс	$t_{SU(nOE-nCE)}$	0	–	–	–
Время установления сигнала nPE относительно начала сигнала nCE, нс	$t_{SU(nPE-nCE)}$	0	–	–	–
Время удержания сигнала nCE относительно сигнала nPE, нс	$t_{H(nCE-nPE)}$	0	–	–	–
Время операции программирования байта, мс	t_{CYP_BYT}	–	100	–	–
Длительность сигнала низкого уровня разрешения записи nCE, нс	$t_{W(nCE L)}$	50*	–	–	–
Длительность сигнала высокого уровня разрешения записи nCE, нс	$t_{W(nCE H)}$	50*	–	–	–
Длительность сигнала низкого уровня разрешения записи nPE, нс	$t_{W(nPE L)}$	50*	–	–	–
Длительность сигнала высокого уровня разрешения записи nPE, нс	$t_{W(nPE H)}$	50*	–	–	–
Емкость нагрузки, пФ	C_L	–	30	–	–
<p>¹⁾ – напряжение питания при программировании 3,3 В +10%</p> <p><i>Примечание</i> – Не допускается одновременное задание нескольких предельных режимов</p>					

Электрические параметры микросхемы

Таблица 5 – Электрические параметры микросхем при приемке и поставке

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды, °С
		не менее	не более	
Выходное напряжение высокого уровня, В	U_{OH}	2,4	–	25, 125, – 60
Выходное напряжение низкого уровня, В	U_{OL}	–	0,4	
Ток утечки высокого уровня на входе, мкА nOE, nCE, nPE, A0-A17 CONF	I_{ILH}	– 5	5	
		10	200	
Ток утечки низкого уровня на входах, мкА nOE, A0 – A17, CONF nCE, nPE	I_{ILL}	– 5	5	
		– 30	30	
Выходной ток высокого уровня в состоянии «Выключено», мкА	I_{OZH}	– 5	5	
Выходной ток низкого уровня в состоянии «Выключено», мкА	I_{OZL}	– 5	5	
Ток потребления в режиме хранения, мА	I_{CCS}	–	5	
Динамический ток потребления, мА	I_{OCC}	–	100*	
Время выборки данных по адресу, нс, при: $C_L = 30$ пФ	$t_{A(A)}$	–	100*	
Время выборки по сигналу nCE, нс при: $C_L = 30$ пФ	$t_{A(nCE)}$	–	100*	
Время выборки по сигналу nOE, нс при: $C_L = 30$ пФ	$t_{A(nOE)}$	–	30*	

Таблица 6 – Электрические параметры микросхем на общей пластине и в виде отдельных кристаллов при приемке и поставке

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды, °С
		не менее	не более	
Ток потребления в режиме хранения, мА, при: $U_{CC} = 5,5$ В, $nCE = 5,3$ В, $U_I = 0,2$ В или $U_I = 5,3$ В, $f = 0$ МГц	I_{CCS}	–	0,5	25
ФК, при $U_{CC} = 3,0; 5,5$ В, $t_{CYR} = 100$ нс	–	–	–	

Справочные данные

Таблица 7 – Справочные параметры микросхемы

Наименование параметра, единица измерения, режим измерения	Буквенное обозначение параметра	Норма параметра		Температура среды (корпуса), °С
		не менее	не более	
Время сохранения выходных данных после изменения адреса, нс, при $nCE = nOE = 0$, $U_{CC} = 3,0$ В, $C_L = 30$ пФ	$t_{V(A-D)}$	–	10	25, 125, – 60
Время задержки распространения сигнала данных при переходе выхода из состояния низкого (высокого) уровня в состояние «Выключено» по сигналу nCE , нс при: $U_{CC} = 3,0$ В, $C_L = 30$ пФ	$t_{PLZ(nCE-D)}$ $t_{PHZ(nCE-D)}$	–	30	
Время задержки распространения сигнала данных при переходе выхода из состояния «Выключено» в состояние низкого (высокого) уровня по сигналу nCE , нс, при: $U_{CC} = 3,0$ В, $C_L = 30$ пФ	$t_{PZL(nCE-D)}$ $t_{PZH(nCE-D)}$	5	–	
Время задержки распространения сигнала данных при переходе выхода из состояния низкого (высокого) уровня в состояние «Выключено» по сигналу nOE , нс, при: $U_{CC} = 3,0$ В, $C_L = 30$ пФ	$t_{PLZ(nOE-D)}$ $t_{PHZ(nOE-D)}$	–	30	
Время задержки распространения сигнала данных при переходе выхода из состояния «Выключено» в состояние низкого (высокого) уровня по сигналу nOE , нс, при: $U_{CC} = 3,0$ В, $C_L = 30$ пФ	$t_{PZL(nOE-D)}$ $t_{PZH(nOE-D)}$	5	–	

Типовые зависимости

Раздел находится в разработке.

Габаритный чертеж микросхемы

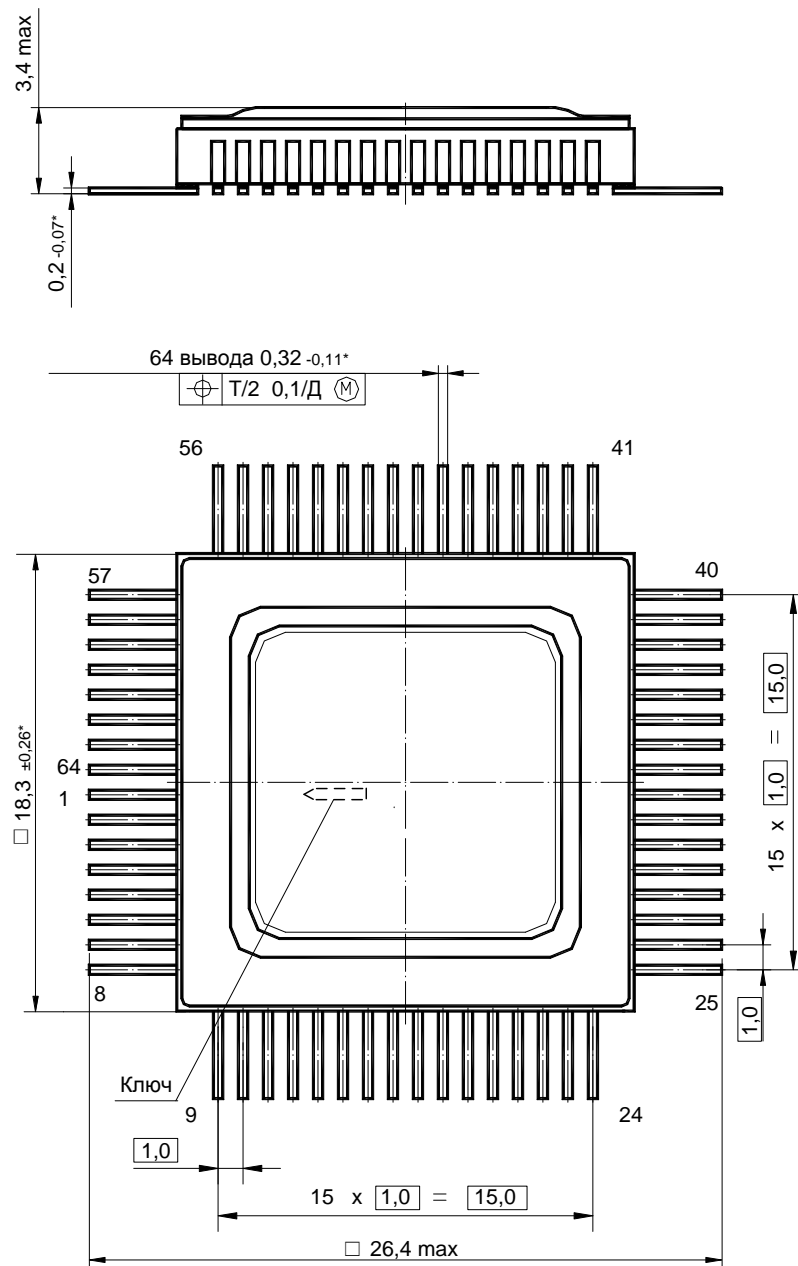


Рисунок 8 – Микросхема в корпусе 5134.64–6

Примечание – Ключ расположен на обратной стороне корпуса.

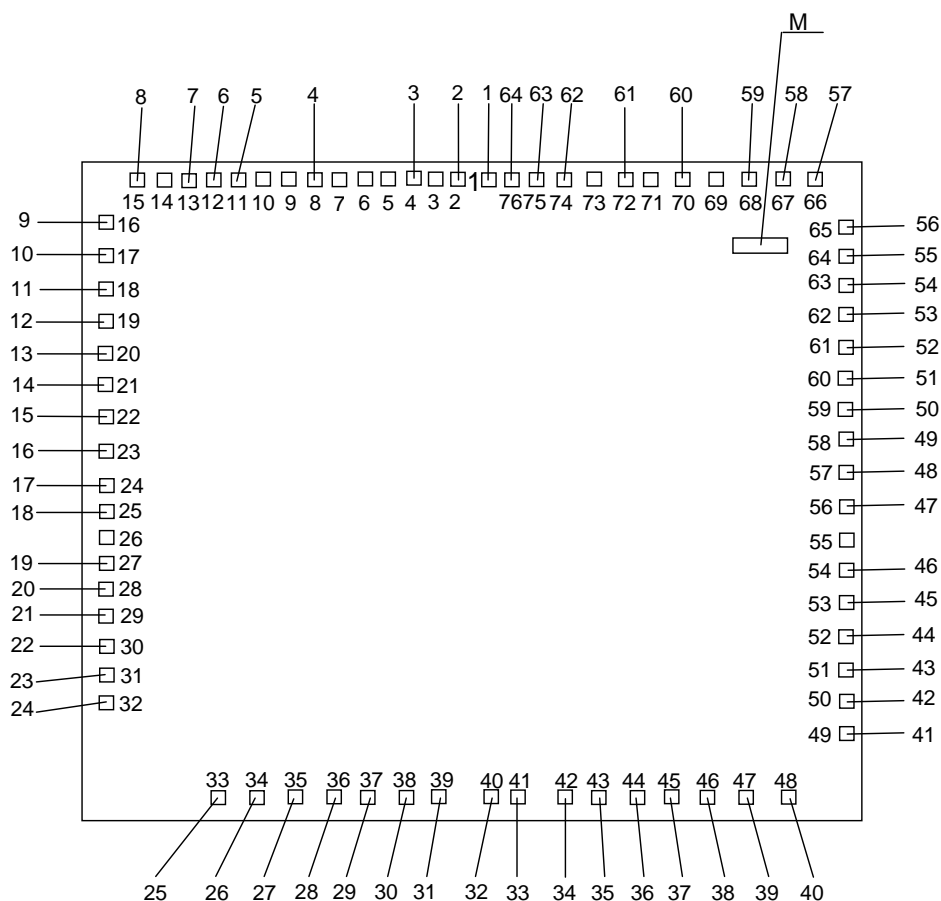


Рисунок 9 – Кристалл (бескорпусное исполнение)

Примечания:

- 1 Номера контактным площадкам (КП) кристалла, кроме первой, присвоены условно. Расположение КП соответствует топологическому чертежу.
- 2 Номера выводам корпуса 5134.64-6, кроме первого, присвоены условно и соответствуют сборочному чертежу.
- 3 М – маркировка кристалла MLDR100.
- 4 КП 3, 5, 6, 7, 9, 10, 14, 26, 55, 69, 71 и 73 – не разваривают.

Информация для заказа

Обозначение	Маркировка	Тип корпуса	Температурный диапазон
1645PT3У	1645PT3У	5134.64–6	минус 60 – 125 °С
К1645PT3У	К1645PT3У	5134.64–6	минус 60 – 125 °С
К1645PT3УК	К1645PT3У•	5134.64–6	0 – 70 °С

Примечание – Микросхемы в бескорпусном исполнении поставляются в виде отдельных кристаллов, получаемых разделением пластины. Микросхемы поставляются в таре (кейсах) без потери ориентации. Маркировка микросхем – 1645PT3Н4 или К1645PT3Н4 – наносится на тару.

Микросхемы с приемкой «ВП» маркируются ромбом.

Микросхемы с приемкой «ОТК» маркируются буквой «К».

Лист регистрации изменений

№ п/п	Дата	Версия	Краткое содержание изменения	№№ изменяемых листов
1	13.03.2015	1.0.0	Ведена впервые	