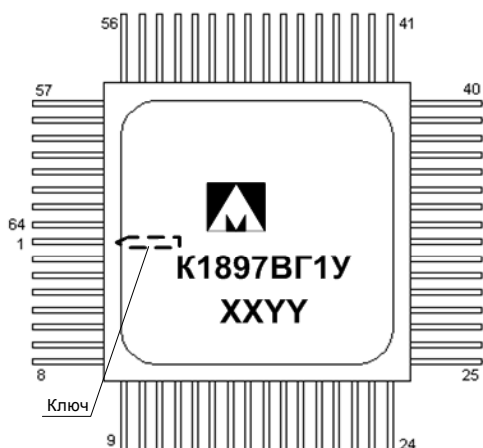


Микросхема интерфейса КОП

Основные характеристики микросхемы:

- Диапазон напряжения питания: 4,5-5,5 В
- Технологический процесс 0,6 мкм
- Потребление в статическом режиме 30 мкА
- Потребление в динамическом режиме 50 мА
- Выполняемые интерфейсные функции – в соответствии с ГОСТ 23.003-80
- Рабочая частота 48МГц
- Температурный диапазон минус 10...70°С



XX – год выпуска
YY – неделя выпуска

Тип корпуса:

- 64-х выводной металлокерамический корпус H18.64-1В

Описание выводов

Таблица 1

Вывод	Условное обозначение	Описание
1	WR	Сигнал записи регистров микросхемы
2	RST	Внешний сброс кристалла
3	Ucc	Вывод питания 5 В
4	GND	Вывод общий
5	INT	Запрос прерывания
6	GOTOV	Выход сигнала готовности из регистра состояния устройства
7	TR	Выход триггера
8	NC	Не используется
9	Ucc	Вывод питания 5 В
10	GND	Вывод общий
11	ATN	Двунаправленный сигнал «Управление»
12	SRQ	Двунаправленный сигнал «Запрос обслуживания»
13	GND	Вывод общий
14	IFC	Двунаправленный сигнал «Очистка состояний интерфейсных функций»
15	NDAC	Двунаправленный сигнал «Данные не приняты»
16	GND	Вывод общий
17	NRFD	Двунаправленный сигнал «Не готов к приему»
18	DAV	Двунаправленный сигнал «Сопровождение данных»
19	GND	Вывод общий
20	EOI	Двунаправленный сигнал «Окончание последовательности данных»
21	REN	Двунаправленный сигнал «Дистанционное управление»
22	GND	Вывод общий
23	Ucc	Вывод питания 5 В
24	NC	Не используется
25	GND	Вывод общий
26	DIO7	Двунаправленная шина данных интерфейса
27	DIO3	Двунаправленная шина данных интерфейса
28	GND	Общий
29	DIO6	Двунаправленная шина данных интерфейса
30	DIO2	Двунаправленная шина данных интерфейса
31	NC	Не используется
32	GND	Вывод общий
33	DIO5	Двунаправленная шина данных интерфейса
34	DIO1	Двунаправленная шина данных интерфейса
35	GND	Вывод общий
36	DIO4	Двунаправленная шина данных интерфейса
37	DIO0	Двунаправленная шина данных интерфейса
38	GND	Вывод общий
39	Ucc	Вывод питания 5 В
40	GND	Вывод общий
41	D7	Двунаправленная шина данных микропроцессора
42	D6	Двунаправленная шина данных микропроцессора
43	D5	Двунаправленная шина данных микропроцессора
44	D4	Двунаправленная шина данных микропроцессора
45	GND	Вывод общий

Спецификация K1897ВГ1У

46	D3	Двунаправленная шина данных микропроцессора
47	D2	Двунаправленная шина данных микропроцессора
48	D1	Двунаправленная шина данных микропроцессора
49	D0	Двунаправленная шина данных микропроцессора
50	GND	Вывод общий
51	Ucc	Вывод питания 5 В
52	NC	Не используется
53	RS4	Шина адреса прибора
54	RS3	Шина адреса прибора
55	RS2	Шина адреса прибора
56	RS1	Шина адреса прибора
57	RS0	Шина адреса прибора
58	GND	Вывод общий
59	NC	Не используется
60	Ucc	Вывод питания 5 В
61	SYN	Тактовая частота
62	CS	Сигнал «Выбор микросхемы»
63	RD	Чтение регистров микросхемы
64	GND	Вывод общий

Структурная блок-схема микросхемы

4, 10, 13, 16, 19, 22, 25, 28, 32,
35, 38, 40, 45, 50, 58, 64

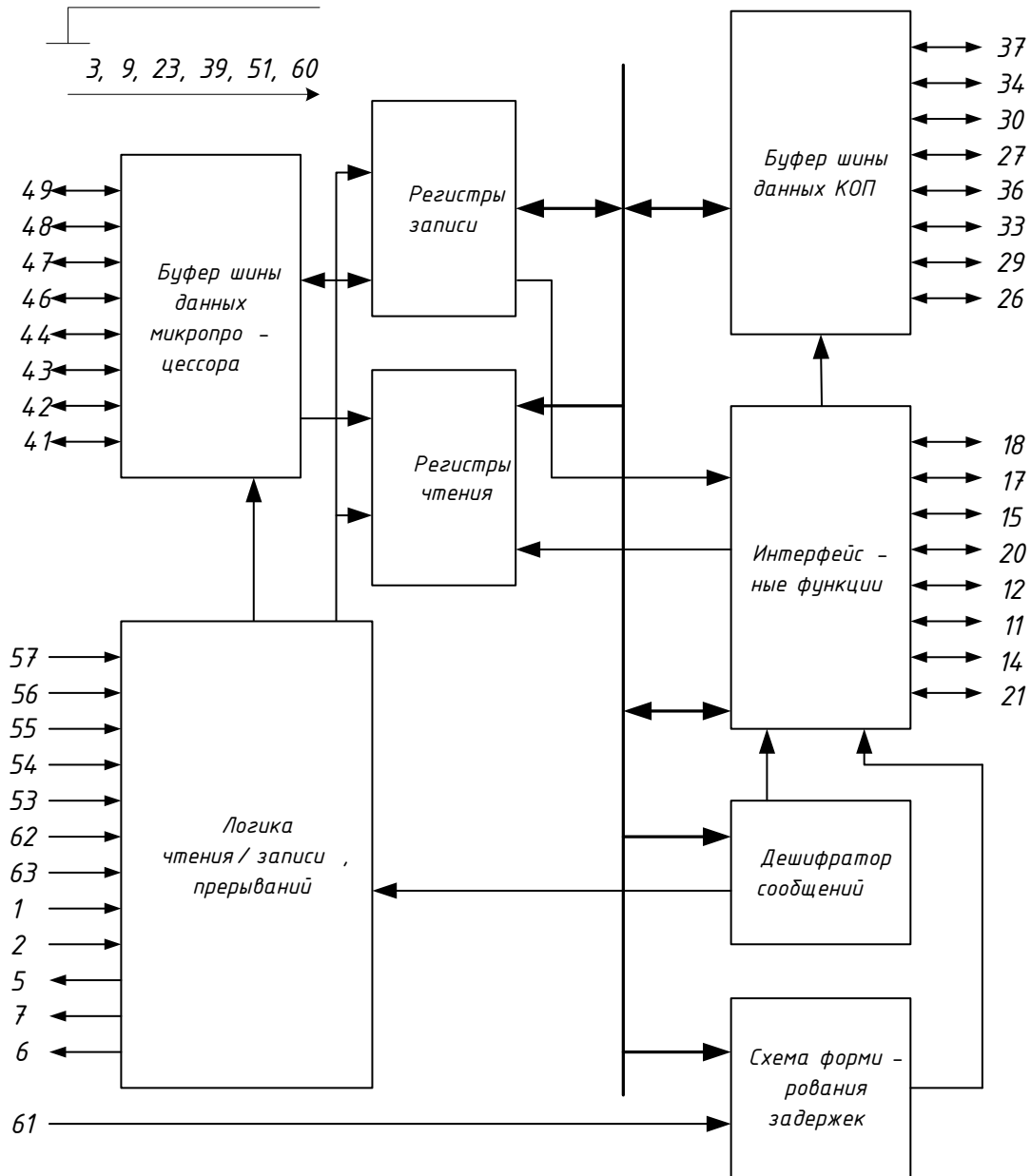


Рисунок 1 Структурная блок-схема

Примечание

Все элементы схемы имеют электрическую связь с соответствующими контактными площадками

Описание функционирования микросхемы

Функционирование основных блоков

Буферная схема шины данных микропроцессора представляет собой двунаправленный 8-разрядный регистр с тремя состояниями выводов и служит для сопряжения внутренней шины устройства с шиной данных микроконтроллера. Для управления её работой предназначена схема чтения/записи и прерываний. Буферная схема шины адреса микропроцессора представляет собой однонаправленный 5-разрядный регистр и служит для сопряжения внутренней шины устройства с шиной данных микроконтроллера.

Схема чтения/записи и прерываний управляет процессом двунаправленного обмена информацией между микросхемой и микропроцессором. Декодируя внешние управляющие сигналы, она адресует информацию от процессора в соответствующие регистры записи, а информацию из регистров чтения – на шину данных микроконтроллера. Эта же схема вырабатывает сигнал прерывания.

Регистры записи позволяют реализовать режим микропрограммирования путём записи в них определенных кодов. Содержимое этих регистров определяет режим работы микросхемы и интерфейса в целом.

Регистры чтения обеспечивают возможность осуществлять контроль за состоянием КОП, режимом работы микросхемы и состоянием шин.

Схема формирования задержек формирует необходимую задержку, определяемую ГОСТ 26.003-80 для установки истинных данных на КОП (шина $\overline{DIO7} - \overline{DIO0}$).

Дешифратор сообщений декодирует команды и сообщения, поступающие с КОП и в соответствии с ГОСТ 26.003-80 переводит микросхему в требуемый режим работы. Одновременно с этим дешифратор сообщений управляет функциями интерфейса.

Логическая схема, реализующая интерфейсные функции (SH, AH, T, TE, L, LE, SRQ, RL, PP, DC, DT, C) в соответствии с заложенной в регистры записи информацией, осуществляет связь между управляемыми устройствами и КОП.

Буферная схема шины данных КОП представляет собой двунаправленный 8-разрядный регистр с тремя состояниями выводов и служит для сопряжения внутренней шины данных микросхемы с КОП. Работой этой схемы можно управлять со стороны микропроцессора посредством записи определенных кодов в регистры записи, так и воздействием команд управления с КОП.

Внутренняя шина данных устройства обеспечивает передачу информации от регистров записи к логическим схемам интерфейсных функций и на КОП, передачу данных с КОП к микропроцессору.

Работа микросхемы

В системе микропроцессор – КОП, микросхема осуществляет связь между различными устройствами, объединенными в КОП, в заранее определенном режиме.

КОП представляет собой набор из 16 линий связи, которые можно условно разделить на три группы:

- информационная шина – 8 сигнальных линий (DIO7 – DIO0);
- шина синхронизации – 3 сигнальных линий (DAV, NRFD, NDAC);
- шина управления – 5 сигнальных линий (ATN, IFC, SRQ, REN, EOI).

Посредством пересылки сообщений по КОП устройства реализуют протокол обмена информацией друг с другом.

Адресация КОП

Каждый прибор, соединенный с КОП, должен иметь, по крайней мере, один адрес, посредством которого контроллер, осуществляющий управление шиной, может включать его в схему для приема, передачи или выдачи состояния. Возможны два режима адресации, при помощи которых прибор можно инициализировать в каждом конкретном применении. Первый режим позволяет прибору иметь два отдельных первичных адреса, содержимое «Регистра адреса» составляет основной адрес приемника/передатчика, а регистр «Вторичный адрес» содержит вспомогательный адрес приемника/передатчика. Второй режим позволяет разработчику реализовать устройство приема/передачи с адресом из двух байтов, при этом микросхема опознает два последовательных адресных байта: первичный и следующий за ним вторичный.

Регистры чтения и записи

Посредством установки определенного кода RS[4:0] можно выбрать любой из регистров, как показано в таблице 2. Регистры записи выбираются при $\overline{WR} = 0$, а регистры чтения при $\overline{RD} = 0$. Регистры записи также доступны для чтения.

Таблица 2

D7	D6	D5	D4	D3	D2	D1	D0	Адрес	R/W	Наименование
dom7	dom6	dom5	dom4	dom3	dom2	dom1	dom0	00	W/R	Вывод данных
din7	din6	din5	din4	din3	din2	din1	din0	01	W/R	Ввод данных
INT0	INT1	BI	BO	END	SRQ1	ICACS	MAC	02	R	Прерывания 0
GET	DCL	IRL	MA1	SPAS1	SA	ERR	PA	03	R	Прерывания 1
0	0	MBI	MBO	MEND	MSRQ1	MCACS	MMAC	04	W/R	Маски 0
MGET	MDCL	MIRL	MMA1	MSPAS1	MSA	MERR	MPA	05	W/R	Маски 1
0	KNTR3	KNTR2	0	0	EOS_8	RAZR_FO	RAZR_FI	06	W/R	Режима
EOS8	EOS7	EOS6	EOS5	EOS4	EOS3	EOS2	EOS1	07	W/R	Конец последовательности
DMS8	DMS7	DMS6	DMS5	DMS4	DMS3	DMS2	DMS1	08	W/R	Местных сообщений
CFO8	CFO7	CFO6	CFO5	CFO4	CFO3	CFO2	CFO1	09	W/R	Счетчик FIFO_Out
CFI8	CFI7	CFI6	CFI5	CFI4	CFI3	CFI2	CFI1	0A	W/R	Счетчик FIFO_In
0	RKO7	RKO6	RKO5	RKO4	RKO3	RKO2	RKO1	0B	W/R	Конца передачи FIFO_Out
0	RKI7	RKI6	RKI5	RKI4	RKI3	RKI2	RKI1	0C	W/R	Конца передачи FIFO_In
EOS_M	EOI_M	KP_FO	KP_FI	RAZ_EOS	RAZ_TCS	RAZ_KP_FO	RAZ_KP_FI	0D	R	Состояния EOI
RTL	IST	0	0	DAV	DAC	RFD	SRQ	0E	W/R	Управление КОП
S8	RQS MSS	ESB	MAV	S4	S3	S2	S1	0F	W/R	Байта состояния
REMS	RWLS	LWLS	PACS	PPSS	PPAS	LPAS	TPAS	10	W/R	Состояний функций
0	DOSTYP	OSHIB	GOTOV	INT_S	0	ER_VSB	ER_COP	12	W/R	Состояния устройства
ER_FO	0	0	ER_FI	0	ER_TI	ERR1	0	13	R	Состояния ошибки
X	X	X	A5	A4	A3	A2	A1	14	W/R	Адреса
RSC1	SPAS	CACS	CSBS	CADS	LADS	TADS	ATN2	15	R	Состояния адресации
X	OEM7	OEM6	OEM5	OEM4	OEM3	OEM2	OEM1	16	W/R	Идентификатора
X	REV7	REV6	REV5	REV4	REV3	REV2	REV1	17	W/R	Версии БИС
D8	D7	D6	D5	D4	D3	D2	D1	18	R	Состояния ШД КОП
ATN2	DAV2	DAC1	RFD1	EOI2	SRQ2	IFC2	REN2	19	R	Состояния ШУ КОП
RAZR_T1	X	X	TAU5	TAU4	TAU3	TAU2	TAU1	1A	W/R	Задержки DAV
0	RPVA	RVA	AV5	AV4	AV3	AV2	AV1	1B	W/R	Вторичного адреса
PVA8	PVA7	PVA6	PVA5	PVA4	PVA3	PVA2	PVA1	1C	W/R	Дистанционного сообщения вторичного адреса

Регистры прерывания

Микросхема может быть запрограммирована на генерацию прерывания микропроцессора при возникновении одного из 16 состояний или событий на КОП. После приема прерывания микропроцессор должен считать регистры состояния прерывания, чтобы определить, какое состояние возникло и затем исполнить соответствующую программу (если это необходимо). Каждому из 14 битов

состояния прерывания соответствует бит разрешения в регистрах маски прерывания. Эти биты разрешения используются для выбора тех событий, которые приведут к срабатыванию вывода INT. Запись «Лог. 1» в любой из разрядов этих регистров разрешает соответствующим битам состояния прерывания генерировать прерывание (биты в регистрах состояния прерывания устанавливаются независимо от битов разрешения). После считывания регистры «Состояние прерывания» очищаются.

Регистр «Состояние прерывания 0» RINT0

Таблица 3 Регистр RINT0 (адрес 02h)

R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
INT0	INT1	BI	BO	END	SRQ1	ICACS	MAC
бит 7	6	5	4	3	2	1	бит 0
бит 7		INT0: Флаг запроса прерывания. Этот бит является объединением по «ИЛИ» флагов запросов прерываний MAC, ICACS, SRQ!, END, BO, BI, логически умноженных по «И» на соответствующие биты разрешения прерываний в регистре маски прерываний 0. 1 = есть не обработанное прерывание; 0 = нет не обработанного прерывания.					
бит 6		INT1: Флаг запроса прерывания. Этот бит является объединением по «ИЛИ» флагов запросов прерываний PA, ERR, SA, SPAS1, MA1, IRL, DCL, GET логически умноженных по «И» на соответствующие биты разрешения прерываний в регистре маски прерываний 1. 1 = есть не обработанное прерывание; 0 = нет не обработанного прерывания.					
бит 5		BI: Флаг запроса прерывания по чтению байта из FIFO_IN. 1 = произошло чтение байта из FIFO_IN по микропроцессорной шине; 0 = не произошло чтение байта из FIFO_IN по микропроцессорной шине.					
бит 4		BO: Флаг запроса прерывания по выводу байта. 1 = байт выведен; 0 = байт не выведен.					
бит 3		END: Флаг запроса прерывания при получении сообщения о конце последовательности передачи 1 = было принято сообщение о конце последовательности передачи (интерфейсная линия EOI=0); 0 = не было принято сообщения о конце последовательности передачи.					
бит 2		SRQ1: Флаг запроса прерывания по запросу на обслуживание на интерфейсной линии SRQ1 1 = на шине КОП был запрос на обслуживание (интерфейсная линия SRQ=0); 0 = прерывание запрещено.					
бит 1		ICACS: Флаг состояния контроллера. 1 = состояние контроллера «активен»; 0 = состояние контроллера «не активен».					
бит 0		MAC: Флаг состояния источника или приемника. 1 = состояние источника или приемника «активен»; 0 = состояние источника или приемника «не активен»;					

Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0;
 -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.

Регистр «Состояние прерывания 1» RINT1

Таблица 4 Регистр RINT1 (адрес 03h)

R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
GET	DCL	IRL	MA1	SPAS1	SA	ERR	PA
бит 7	6	5	4	3	2	1	бит 0
бит 7	GET: Флаг запроса прерывания при возникновении группового пуска. 1 = возник групповой пуск; 0 = не было группового пуска.						
бит 6	DCL: Флаг запроса прерывания при активном состоянии очистки прибора. 1 = есть активное состояние очистки прибора; 0 = нет активного состояния очистки прибора.						
бит 5	IRL: Флаг запроса прерывания по изменению дистанционного/местного управления. 1 = произошло изменение состояния управления (состояние дистанционное или состояние дистанционное с запирающим или состояние местное с запирающим); 0 = не было изменений состояния управления.						
бит 4	MA1: Флаг состояния источника или приемника. 1 = состояние источника «активен» или приемника «активен»; 0 = источник и приемник не находятся в состоянии «активен»;						
бит 3	SPAS1: Флаг состояния последовательного опроса 1 = состояние последовательного опроса «активен»; 0 = последовательный опрос не в состоянии «активен».						
бит 2	SA: Флаг запроса прерывания при изменении состояния вторичного адреса 1 = произошло изменение состояния вторичного адреса («источник вторично адресован» или «приемник вторично адресован»); 0 = изменений состояния вторичного адреса не происходило.						
бит 1	ERR: Флаг интерфейсной ошибки. 1 = отсутствует «активный» приемник; 0 = состояние контроллера «не активен».						
бит 0	PA: Флаг запроса прерывания при изменении состояния первичного адреса 1 = произошло изменение состояния первичного адреса («источник первично адресован» или «приемник первично адресован»); 0 = изменений состояния первичного адреса не происходило.						
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

Регистр «Маска прерывания 0» RM0

Этот регистр содержит индивидуальные биты разрешения прерываний.
Таблица 5 Регистр RM0 (адрес 04h)

R-0	R-0	R/W-0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0
-	-	MBI	MBO	MEND	MSRQ1	MCACS	ММАС
бит 7	6	5	4	3	2	1	бит 0
бит 7		Зарезервировано					
бит 6		Зарезервировано					
бит 5		MBI: Бит разрешения прерывания по чтению байта из FIFO_IN. 1 = прерывание разрешено; 0 = прерывание запрещено.					
бит 4		MBO: Бит разрешения прерывания по выводу байта. 1 = прерывание разрешено; 0 = прерывание запрещено.					
бит 3		MEND: Бит разрешения прерывания по концу последовательности передачи; 1 = прерывание разрешено; 0 = прерывание запрещено.					
бит 2		MSRQ1: Бит разрешения прерывания по запросу на обслуживание; 1 = прерывание разрешено; 0 = прерывание запрещено.					
бит 1		MCACS: Бит разрешение прерывания по возникновению состояния контроллера «активен»; 1 = прерывание разрешено; 0 = прерывание запрещено.					
бит 0		ММАС: Бит разрешения прерывания по возникновению состояния источника «активен» или возникновению состояния приемника «активен»; 1 = прерывание разрешено; 0 = прерывание запрещено.					
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

Регистр «Состояние прерывания 1» RM0

Этот регистр содержит индивидуальные биты разрешения прерываний.
Таблица 6 Регистр RM1 (адрес 05h)

R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0
MGET	MDCL	MIRL	MMA1	MSPAS1	MSA	MERR	MPA
бит 7	6	5	4	3	2	1	бит 0
бит 7		MGET: Бит разрешения прерывания при возникновении группового пуска. 1 = прерывание разрешено; 0 = прерывание запрещено.					
бит 6		MDCL: Бит разрешения прерывания при активном состоянии очистки прибора. 1 = прерывание разрешено; 0 = прерывание запрещено.					

бит 5	MIRL: Бит разрешения прерывания при изменении дистанционного/местного управления. 1 = прерывание разрешено; 0 = прерывание запрещено.
бит 4	MMA1: Бит разрешения прерывания при изменении состояния источника или приемника. 1 = прерывание разрешено; 0 = прерывание запрещено.
бит 3	MSPAS1: Бит разрешения прерывания при возникновении состояния последовательного опроса 1 = прерывание разрешено; 0 = прерывание запрещено.
бит 2	MSA: Бит разрешения прерывания при при изменении состояния вторичного адреса 1 = прерывание разрешено; 0 = прерывание запрещено.
бит 1	MERR: Бит разрешения прерывания при возникновении интерфейсной ошибки. 1 = прерывание разрешено; 0 = прерывание запрещено.
бит 0	MPA: Бит разрешения прерывания при изменении состояния первичного адреса 1 = прерывание разрешено; 0 = прерывание запрещено.
<p>Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.</p>	

Регистр режима RRG

Этот регистр определяет режим работы микросхемы.

Таблица 7 Регистр RRG (адрес 06h)

R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0
-	KNTR3	KNTR2	0	0	EOS_8	RAZR_FO	RAZR_FI
бит 7	6	5	4	3	2	1	бит 0
бит 7	Зарезервировано						
бит 6	KNTR3: Бит разрешения работы с памятью FIFO_OUT. 1 = работа запрещена; 0 = работа разрешена.						
бит 5	KNTR2: Бит разрешения изменения состояний линий КОП в обход логики интерфейса. 1 = разрешено изменять; 0 = запрещено изменять.						
бит 4	Зарезервировано						
бит 3	Зарезервировано						
бит 2	EOS_8: Бит определяет количество бит, использующихся для индикации конца блока или чтения. 1 = используется восемь бит регистра «Конец последовательности»; 0 = используется семь младших бит регистра «Конец последовательности».						

бит 1	RAZR_FO: Бит разрешения работы с памятью FIFO_OUT. 1 = работа разрешена; 0 = работа. запрещена
бит 0	RAZR_FI: Бит разрешения работы с памятью FIFO_IN. 1 = работа разрешена; 0 = работа запрещена.
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.	

Регистр «Конец последовательности» REOS

В регистр «Конец последовательности» помещается семи или восьми битовый байт для индикации конца блока или чтения. Тип этого байта выбирается битом EOS_8 регистра режима.

Если микросхема адресована на прием и битом RAZ_EOS разрешается окончание по приему EOS, то всякий раз, когда байт в регистре «Ввод данных» совпадает с байтом в регистре «Конец последовательности», в регистре «Прерывания 0» будет генерироваться прерывание «END».

Если микросхема адресована на передачу и битом RAZ_EOS разрешается выдача EOI при посылке EOS, то на сигнальной линии EOI будет «Лог.0» при посылке следующего байта данных всякий раз, когда содержимое регистра «Вывод данных» совпадает с содержимым регистра «Конец последовательности».

Таблица 8 Регистр REOS (адрес 07h).

R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1
EOS8	EOS7	EOS6	EOS5	EOS4	EOS3	EOS2	EOS1
бит 7	6	5	4	3	2	1	бит 0
бит 7-0		EOS8, EOS7, EOS6, EOS5, EOS4, EOS3, EOS2, EOS1: Байт, определяющий конец передаваемого блока данных или конец чтения.					
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

Регистр местных сообщения RLM

Этот регистр содержит код местного сообщения.

Таблица 9 Регистр RLM (адрес 08h)

R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0
DMS8	DMS7	DMS6	DMS5	DMS4	DMS3	DMS2	DMS1
бит 7	6	5	4	3	2	1	бит 0
бит 7-0		DMS8, DMS7, DMS6, DMS5, DMS4, DMS3, DMS2, DMS1: Код местного сообщения.					
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

В таблице 10 приведены коды всех местных сообщений.

Таблица 10

Спецификация K1897ВГ1У

Наименование сообщения	Обозначение	D7	D6	D5	D4	D3	D2	D1	D0	Код
Сброс программный	sbrs	X	0	0	0	0	0	0	0	00
Сброс/установка NDAC	dacr	0/1	0	0	0	0	0	0	1	01/81
Завершить синхронизацию по NRFD	rhdf	X	0	0	0	0	0	1	0	02
Запрет/разрешение приостановки синхронизации по каждому байту (по NRFD)	hdfa	0/1	0	0	0	0	0	1	1	03/83
Запрет/разрешение приостановки синхронизации по EOI	hdfe	0/1	0	0	0	0	1	0	0	04/84
Нет нового байта	nbafe	X	0	0	0	0	1	0	1	05
Запрос/запрет параллельного опроса	rpp	0/1	0	0	0	0	1	1	0	06/86
Запрет передачи EOIc последним байтом данных	feoi	0/1	0	0	0	0	1	1	1	07/87
Запрет/разрешение посылки EOI при совпадении с EOS	feos	0/1	0	0	0	1	0	0	0	08/88
Установка «только прием»	lon	X	0	0	0	1	0	0	1	09
Установка «только передача»	ton	X	0	0	0	1	0	1	0	0A
Установка «не принимать»	lun	X	0	0	0	1	0	1	1	0B
Установка «принимать» (в непрерывном режиме без приема ВТD и формирования ВI)	ltn	X	0	0	0	1	1	0	0	0C
Переход на ожидание	gts	X	0	0	0	1	1	0	1	0D
Взять управление асинхронно	tca	X	0	0	0	1	1	1	0	0E
Взять управление синхронно	tcs	X	0	0	0	1	1	1	1	0F
Запрет/разрешение взятия управления синхронно после	tcse	0	0	0	1	0	0	0	0	10

Спецификация K1897ВГ1У

Наименование сообщения	Обозначение	D7	D6	D5	D4	D3	D2	D1	D0	Код
формирования KP_Fout										
Разрешение чтения регистра адреса МП	radM	X	0	0	1	0	0	0	1	11
Установить/сбросить IFC	sic	0/1	0	0	1	0	0	1	0	12/92
Установить/сбросить REN	sre	0/1	0	0	1	0	0	1	1	13/93
Отключить/включить «контроллер системы»	rsc	0/1	0	0	1	0	1	0	0	14/94
Сбросить/установить «запрос обслуживания»	rsv1	0/1	0	0	1	0	1	0	1	15/95
Очистить счетчик ввода FIFO	pfou	X	0	0	1	1	0	0	0	18
Очистить счетчик вывода FIFO	sbri	X	0	0	1	0	1	1	0	16
Пуск FIFO OU	sbro	X	0	0	1	0	1	1	1	17
Сброс/установка запуска	get	0/1	0	0	1	1	0	0	1	19/99
Запрет/разрешение EOI	reoi	0/1	0	0	1	1	0	1	0	1A/9A
Запрет/разрешение KP_FO	rkpo	0/1	0	0	1	1	0	1	1	1B/9B
Запрет/разрешение KP_FI	rkpi	0/1	0	0	1	1	1	0	0	1C/9C
Запрет/разрешение прерываний	dai	0/1	0	0	1	1	1	0	1	1D/9D

Регистр «Счетчик FIFO_Out» COFO

Регистр «Счетчик FIFO_Out» предназначен для счета количества передаваемых байтов.

Таблица 11 Регистр COFO (адрес 09h)

R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1
CFO8	CFO7	CFO6	CFO5	CFO4	CFO3	CFO2	CFO1
бит 7	6	5	4	3	2	1	бит 0
бит 7-0		CFO8, CFO7, CFO6, CFO5, CFO4, CFO3, CFO2, CFO1: Текущее количество переданных байт.					
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

Регистр «Счетчик FIFO_In» COFI

Регистр «Счетчик FIFO_In» предназначен для счета количества принимаемых байтов.

Таблица 12 Регистр COFI (адрес 0Ah)

R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1	R/W -1
CFI8	CFI7	CFI6	CFI5	CFI4	CFI3	CFI2	CFI1
бит 7	6	5	4	3	2	1	бит 0
бит 7-0		CFI8, CFI7, CFI6, CFI5, CFI4, CFI3, CFI2, CFI1: Текущее количество принятых байт.					
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

Регистр «Конец передачи FIFO_Out» KPFO

Регистр «Конец передачи FIFO_Out» содержит количество передаваемых байтов.

Таблица 13 Регистр KPFO (адрес 0Bh)

R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0
-	RK07	RK06	RK05	RK04	RK03	RK02	RK01
бит 7	6	5	4	3	2	1	бит 0
бит 7		Зарезервировано.					
бит 6-0		RK08, RK07, RK06, RK05, RK04, RK03, RK02, RK01: Определяет количество байт, которое необходимо передать.					
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

5.8 Регистр «Конец передачи FIFO_In» KPFI

Регистр «Конец передачи FIFO_In» содержит количество принимаемых байтов.

Таблица 14 Регистр KPFI (адрес 0Ch)

R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0
-	RKI7	RKI6	RKI5	RKI4	RKI3	RKI2	RKI1
бит 7	6	5	4	3	2	1	бит 0
бит 7		Зарезервировано.					
бит 6-0		RKI8, RKI7, RKI6, RKI5, RKI4, RKI3, RKI2, RKI1: Определяет количество байт, которое необходимо принять.					
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

5.9 Регистр «Состояние EOI» SEOI

Регистр «Состояние EOI» отражает причину возникновения дистанционного сообщения «Конец передачи» («Лог. 0» на сигнальной линии EOI).

Таблица 15 Регистр SEOI (адрес 0Dh)

R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
EOS_M	EOI_M	KP_FO	KP_FI	RAZ_EOS	RAZ_TCS	RAZ_KP_FO	RAZ_KP_FI
бит 7	6	5	4	3	2	1	бит 0

бит 7	EOS_M: Бит отражающий причину возникновения дистанционного сообщения «Конец передачи». 1 = причинной является совпадение передаваемого байта на сигнальных линиях DIO[7:0] и содержимого регистра «Конец передачи»; 0 = причина не в совпадении.
бит 6	EOI_M: Флаг разрешения сопровождения последнего передаваемого байта данных дистанционным сообщением «Конец передачи». 1 = сопровождение разрешено; 0 = сопровождение запрещено.
бит 5	KP_FO: Бит отражающий причину возникновения дистанционного сообщения «Конец передачи». 1 = причиной является конец передачи из памяти FIFO_OUT; 0 = причина не в FIFO_OUT.
бит 4	KP_FI: Бит отражающий причину возникновения дистанционного сообщения «Конец передачи». 1 = причиной является конец передачи в память FIFO_IN; 0 = причина не в FIFO_IN.
бит 3	RAZ_EOS: Флаг разрешения выставления дистанционного сообщения «Конец передачи» при совпадении байта с содержимым регистра «Конец последовательности». 1 = разрешено; 0 = запрещено.
бит 2	RAZ_TCS: Флаг разрешения перехода контроллера из режима приема-передачи данных в режим передачи команд при подаче местного сообщения «Взять управление асинхронно» (tcs); 1 = переход разрешен; 0 = переход запрещен.
бит 1	RAZ_KP_FO: Флаг разрешения передачи дистанционного сообщения «Конец передачи» при совпадении значения регистра «Счетчик FIFO_OUT» и значения регистра «Конец передачи FIFO_OUT». 1 = разрешена передача дистанционного сообщения; 0 = запрещена.
бит 0	RAZ_KP_FI: Флаг разрешения передачи дистанционного сообщения «Конец передачи» при совпадении значения регистра «Счетчик FIFO_IN» и значения регистра «Конец передачи FIFO_IN». 1 = разрешена передача дистанционного сообщения; 0 = запрещена.
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.	

5.10 Регистр «Управление КОП» RCOP

Регистр «Управления КОП» позволяет посылать интерфейсные сообщения по КОП избегая логику интерфейса.

Таблица 16 Регистр RCOP (адрес 0Eh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
RTL	IST	-	-	DAV	DAC	RFD	SRQ

бит 7	6	5	4	3	2	1	бит 0
бит 7		RTL: Установка этого бит принудительно переводит микросхему из дистанционного управления в ручное 1 = перевод микросхемы из дистанционного управления в ручное (перевод сигнальной линии REN в состояние «Лог.0»); 0 = перевод микросхемы из ручного управления в дистанционное (перевод сигнальной линии REN в состояние «Лог.1»).					
бит 6		IST: Бит индивидуального статуса. Этот бит является объединением по «ИЛИ» все запросов на обслуживание. 1 = есть запрос на обслуживание; 0 = нет запроса на обслуживание.					
бит 5		Зарезервировано.					
бит 4		Зарезервировано.					
бит 3-0		DAV, DAC, RFD, SRQ: Эти биты позволяют изменять состояние линий КОП (DAV, NDAC, NRFD, SRQ)избегая логику интерфейса. Бит разрешения изменений KNTR содержится в регистре режима. 1 = соответствующая линия будет выставлена в состояние «Лог.0»; 0 = соответствующая линия будет выставлена в состояние «Лог.1».					
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

5.11 Регистр «Байт состояния» RBST

Таблица 17 Регистр RBST (адрес 0Fh)

R/W-0	R/W-0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0
S8	RQS MSS	ESB	MAV	S4	S3	S2	S1
бит 7	6	5	4	3	2	1	бит 0
бит 7,4-1		S8, S4, S3, S2, S1: Назначение этих битов определяется разработчиком прибора, с помощью этих бит передается дополнительная информация о функционировании прибора. 1 = состояние, требующее внимание; 0 = ошибки отсутствуют.					
бит 6		RQS MSS: Этот бит задействован на сообщение «обслуживание запрашивается». 1 = модуль запрашивает обслуживание управляющей ЭВМ; 0 = модуль не запрашивает обслуживание управляющей ЭВМ.					
бит 5		ESB: Этот бит отражает суммарное состояние прибора. 1 = модуль находится в ненормальном состоянии по любой значимой и предусмотренной разработчиком причине; 0 = все узлы и блоки модуля работают нормально.					
бит 4		MAV: Это бит занятости. Если бит MAV = 1. 1 = модуль информирует ЭВМ о нежелательности или неготовности к приему новых данных, т.к. он еще не закончил выполнение предыдущих инструкций; 0 = модуль готов к приему новых данных.					

Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0;
 -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.

5.12 Регистр «Состояние интерфейсных функций» SFI

Таблица 18 Регистр SFI (адрес 10h)

R/W-0	R/W-0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0
REMS	RWLS	LWLS	PACS	PPSS	PPAS	LPAS	TPAS
бит 7	6	5	4	3	2	1	бит 0
бит 7	REMS: Бит отражающий состояние интерфейсных функций. 1 = интерфейс находится в состоянии «дистанционный»; 0 = интерфейс не находится в состоянии «дистанционный».						
бит 6	RWLS: Бит отражающий состояние интерфейсных функций. 1 = интерфейс находится в состоянии «дистанционный с запиранием»; 0 = интерфейс не находится в состоянии «дистанционный с запиранием».						
бит 5	LWLS: Бит отражающий состояние интерфейсных функций. 1 = интерфейс находится в состоянии «местный с запиранием»; 0 = интерфейс не находится в состоянии «местный с запиранием».						
бит 4	PACS: Бит отражающий состояние интерфейсных функций. 1 = интерфейс не находится в состоянии «параллельный опрос на конфигурацию»; 0 = интерфейс находится в состоянии «параллельный опрос на конфигурацию».						
бит 3	PPSS: Бит отражающий состояние интерфейсных функций. 1 = интерфейс находится в состоянии «ожидание параллельного опроса»; 0 = интерфейс находится в состоянии «ожидание параллельного опроса».						
бит 2	PPAS: Бит отражающий состояние интерфейсных функций. 1 = интерфейс находится в состоянии «параллельный опрос активен»; 0 = интерфейс не находится в состоянии «параллельный опрос активен».						
бит 1	LPAS: Бит отражающий состояние интерфейсных функций. 1 = интерфейс находится в состоянии приемник «первичный адресован»; 0 = интерфейс не находится в состоянии приемник «первичный адресован».						
бит 0	TPAS: Бит отражающий состояние интерфейсных функций. 1 = интерфейс находится в состоянии источник «адресован»; 0 = интерфейс не находится в состоянии источник «адресован».						
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

5.13 Регистр «Состояние устройства» SUST

Назначение и состояние битов регистра «Состояние устройства» определяется разработчиком устройства.

Таблица 19 Регистр SUST (адрес 12h)

R/W-0	R/W-0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0
-	DOSTYP	OSHIB	GOTOV	INT_S	-	ER_VSB	ER_COP
бит 7	6	5	4	3	2	1	бит 0
бит 7		Зарезервировано.					
бит 6		DOSTYP: Назначение определяется разработчиком устройства.					
бит 5		OSHIB: Назначение определяется разработчиком устройства.					
бит 4		GOTOV: Назначение определяется разработчиком устройства.					
бит 3		INT_S: Назначение определяется разработчиком устройства.					
бит 2		Зарезервировано.					
бит 1		ER_VSB: Назначение определяется разработчиком устройства.					
бит 0		ER_COP: Назначение определяется разработчиком устройства.					
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

5.14 Регистр «Состояние ошибки» SERR

Таблица 20 Регистр SERR (адрес 13h)

R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
ER_FO	0	0	ER_FI	0	ER_TI	ERR1	0
бит 7	6	5	4	3	2	1	бит 0
бит 7		ER_FO: Бит отражающий причину возникновения ошибки. 1 = была попытка произвести операцию чтения из пустого FIFO_Out; 0 = не было попытки произвести операцию чтения из пустого FIFO_Out.					
бит 6		Зарезервировано.					
бит 5		Зарезервировано.					
бит 4		ER_FI: Бит отражающий причину возникновения ошибки. 1 = была попытка произвести операцию записи в заполненный FIFO_In; 0 = не было попытки произвести операцию записи в заполненный FIFO_In.					
бит 3		Зарезервировано.					
бит 2		ER_TI: Бит отражающий причину возникновения ошибки. 1 = переданы не все байты (количество переданных байтов меньше планируемого количества передачи); 0 = переданы все байты.					
бит 1		ERR1: Бит отражающий причину возникновения ошибки. 1 = нарушение протокола информационного обмена; 0 = протокола информационного обмена не нарушен.					
бит 0		Зарезервировано.					
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

5.15 Регистры адреса.

5.15.1 Регистр «Состояние адресации» SADR

Регистр состояние адресации содержит информацию, используемую микропроцессором для обработки собственной адресации.

Таблица 21 Регистр SADR (адрес 15h)

R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
RSC1	SPAS	CACS	CSBS	CADS	LADS	TADS	ATN2
бит 7	6	5	4	3	2	1	бит 0
бит 7	RSC1: Флаг запроса управления системой 1 = поступил запрос управления системой; 0 = не поступил запрос управления системой.						
бит 6	SPAS: Бит отражающий состояние интерфейсной функции последовательный опрос. 1 = состояние интерфейсной функции последовательный опрос «активен»; 0 = состояние интерфейсной функции последовательный опрос не «активен».						
бит 5	CACS: Бит отражающий состояние интерфейсной функции контроллер. 1 = состояние интерфейсной функции контроллер «активен»; 0 = состояние интерфейсной функции контроллер не «активен».						
бит 4	CSBS: Бит отражающий состояние интерфейсной функции контроллер. 1 = состояние интерфейсной функции контроллер «ожидание»; 0 = состояние интерфейсной функции контроллер не «ожидание».						
бит 3	CADS: Бит отражающий состояние интерфейсной функции контроллер. 1 = состояние интерфейсной функции контроллер «адресован»; 0 = состояние интерфейсной функции контроллер не «адресован».						
бит 2	LADS: Бит отражающий состояние интерфейсной функции источник. 1 = состояние интерфейсной функции источник «адресован»; 0 = состояние интерфейсной функции источник не «адресован».						
бит 1	TADS: Бит отражающий состояние интерфейсной функции приемник. 1 = состояние интерфейсной функции приемник «адресован»; 0 = состояние интерфейсной функции приемник не «адресован».						
бит 0	ATN2: Флаг подачи сигнала интерфейса «внимание». 1 = подан сигнал интерфейса «внимание» (сигнальная линия ATN переведена в состояние «лог. 0»); 0 = сигнальная линия ATN переведена в состояние «лог. 1».						
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

5.15.2 Регистр адреса RADR

Регистр адреса используется для записи пятибитового адреса прибора (с 4 по 0 разряды).

Таблица 22 Регистр RADR (адрес 14h)

R/W-X	R/W-X	R/W -X	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0
-	-	-	A5	A4	A3	A2	A1
бит 7	6	5	4	3	2	1	бит 0
бит 7-5		Зарезервировано.					
бит 4-0		A5,A4,A3,A2,A1: Эти биты определяют адрес прибора.					
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

5.15.3 Регистр «Вторичный адрес» RVAD

Таблица 23 Регистр RVAD (адрес 1Bh)

R/W-0	R/W-0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0
0	RPVA	RVA	AV5	AV4	AV3	AV2	AV1
бит 7	6	5	4	3	2	1	бит 0
бит 7		Зарезервировано.					
бит 6		RPVA: Бит разрешения первого режима адресации, при котором прибор имеет два адреса. 1 = запрещен первый режим адресации; 0 = разрешен первый режим адресации, в котором прибор имеет два адреса.					
бит 5		RVA: Бит определяющий размер адреса прибора. 1 = используются функции интерфейса «Приемник с расширением» и «Источник с расширением» с двух байтовым адресом прибора; 0 = используется однобайтовый адрес и функции интерфейса «Приемник» и «Источник».					
бит 4-0		A5,A4,A3,A2,A1: Эти биты определяют вторичный адрес прибора.					
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

5.15.4 Регистр «Дистанционное сообщение вторичного адреса» RPSA

Этот регистр содержит код дистанционного сообщения поступающего с КОП.

Таблица 24 Регистр RPSA (адрес 1Ch)

R/W-0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0
PVA8	PVA7	PVA6	PVA5	PVA4	PVA3	PVA2	PVA1
бит 7	6	5	4	3	2	1	бит 0
бит 7-0		PVA8, PVA7, PVA6, PVA5, PVA4, PVA3, PVA2, PVA1 Биты содержат код дистанционного сообщения(см. таблица 5.2)					
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

В таблице 25 приведены мнемоники всех интерфейсных сообщений, поступающих с КОП по шине данных ($\overline{DIO7-0}$).

Таблица 25

Мнемоника	Сообщение	$\overline{DIO7-0}$
GTL	Переход на местное управление	X 1 1 1 1 1 1 0
SDC	Сброс адресный	X 1 1 1 1 0 1 1
GET	Запуск устройства	X 1 1 1 1 1 1 0
DCL	Сброс универсальный	X 1 1 0 1 0 1 1
SPE	Отпирание последовательного опроса	X 1 1 0 0 1 1 1
SPD	Запирание последовательного опроса	X 1 1 0 0 1 1 0
LLO	Запирание местного управления	X 1 1 0 1 1 1 0
UNL	Не принимать	X 1 0 0 0 0 0 0
UTL	Не передавать	X 0 1 0 0 0 0 0

5.16 Регистр «Состояние ШД КОП» SCOPD

Регистр состояния ШД КОП отражает текущее состояние ШД интерфейса КОП (сигнальные линии DIO[7:0])

Таблица 26 Регистр SCOPD (адрес 18h)

R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
D8	D7	D6	D5	D4	D3	D2	D1
бит 7	6	5	4	3	2	1	бит 0
бит 7-0		D8, D7, D6, D5, D4, D3, D2, D1 Биты отражают текущее состояние ШД интерфейса КОП.					
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

5.17 Регистр «Состояние ШУ КОП» SCOPU

Регистр состояния ШУ КОП отражает текущее состояние ШУ интерфейса КОП.

Таблица 27 Регистр SCOPU (адрес 19h)

R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
ATN2	DAV2	DAC1	RFD1	EOI2	SRQ2	IFC2	REN2
бит 7	6	5	4	3	2	1	бит 0
бит 7		ATN2: Бит отражающий состояние сигнальной линии ATN. 1 = сигнальная линия ATN находится в состоянии «Лог.0»; 0 = сигнальная линия ATN находится в состоянии «Лог.1».					
бит 6		DAV2: Бит отражающий состояние сигнальной линии DAV. 1 = сигнальная линия DAV находится в состоянии «Лог.0»; 0 = сигнальная линия DAV находится в состоянии «Лог.1».					
бит 5		DAC1: Бит отражающий состояние сигнальной линии NDAC. 1 = сигнальная линия NDAC находится в состоянии «Лог.1»; 0 = сигнальная линия NDAC находится в состоянии «Лог.0».					
бит 4		RFD1: Бит отражающий состояние сигнальной линии NRFD. 1 = сигнальная линия NRFD находится в состоянии «Лог.1»; 0 = сигнальная линия NRFD находится в состоянии «Лог.0».					
бит 3		EOI2: Бит отражающий состояние сигнальной линии EOI. 1 = сигнальная линия EOI находится в состоянии «Лог.0»; 0 = сигнальная линия EOI находится в состоянии «Лог.1».					

бит 2	SRQ2: Бит отражающий состояние сигнальной линии SRQ. 1 = сигнальная линия SRQ находится в состоянии «Лог.0»; 0 = сигнальная линия SRQ находится в состоянии «Лог.1».
бит 1	IFC2: Бит отражающий состояние сигнальной линии IFC. 1 = сигнальная линия IFC находится в состоянии «Лог.0»; 0 = сигнальная линия IFC находится в состоянии «Лог.1».
бит 0	REN2: Бит отражающий состояние сигнальной линии REN. 1 = сигнальная линия REN находится в состоянии «Лог.0»; 0 = сигнальная линия REN находится в состоянии «Лог.1».
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.	

5.18 Регистр «Задержка DAV» TDAV

Регистр задержки DAV определяет время T1, описанное в стандарте ГОСТ 26.003-80.

Таблица 28 Регистр TDAV (адрес 1Ah)

R/W-0	R/W-X	R/W -X	R/W -0	R/W -0	R/W -0	R/W -0	R/W -0
RAZR_T1	-	-	TAU5	TAU4	TAU3	TAU2	TAU1
бит 7	6	5	4	3	2	1	бит 0
бит 7	RAZR_T1: Бит разрешения задержки T1 для байтов следующих за первым.(см. таблицу 5.3)						
бит 6	Зарезервировано.						
бит 5	Зарезервировано.						
бит 5	TAU5, TAU4, TAU3, TAU2, TAU1: Эти биты определяют T1 согласно таблице 5.3.						
Обозначения: R = бит для чтения; W = бит с возможностью записи; U = бит не реализован, читается как 0; -n = значение бита после сброса по включению питания: 1 = установлен; 0 = сброшен; x = значение не известно.							

Таблица 29

TAU5	TAU4	TAU3	TAU2	TAU1	Первый байт, посылаемый после ложного ATN.	Все байты , следующие за первым байтом. При RAZR_T1 = 1.
0	0	0	X	X	2000нс	X
0	0	1	X	X	1100нс	X
0	1	0	X	X	700нс	X
0	X	X	0	0	X	500нс
0	X	X	0	1	X	350нс
0	X	X	1	0	X	250нс

Временные диаграммы

Цикл записи/чтения данных, выполняемые микропроцессором.
Временные диаграммы представлены на рисунках 2, 3.

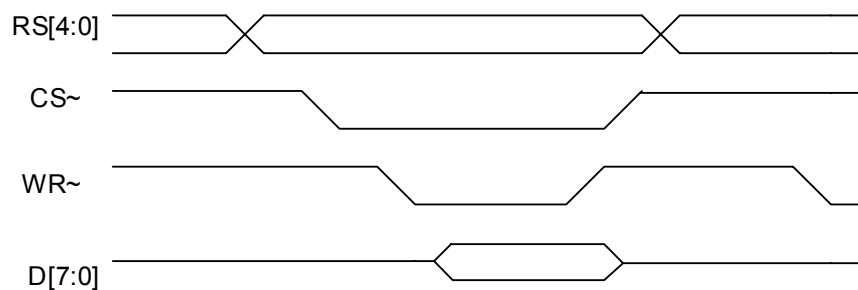


Рисунок 2 Временные диаграммы цикла записи.

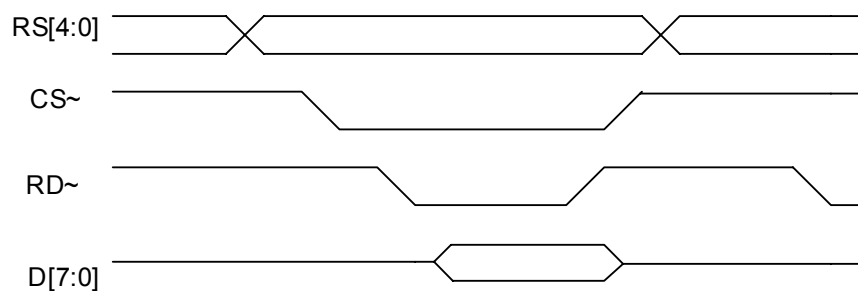


Рисунок 3 Временные диаграммы цикла чтения.

Протокол информационного обмена

Обмен данными осуществляется между процессором и устройствами, подключенными через интерфейс, посредством шины синхронизации (DAV, NREF, NDAC), шины данных интерфейса (DIO[7:0]) и управляющим сигналом ATN. Сигналом ATN определяется, что приходит на шину данных – команда или данные. Если ATN = 1, то на шину данных приходят данные, если ATN = 0, то команды.

Временная диаграмма информационного обмена представлена на рисунке 4.

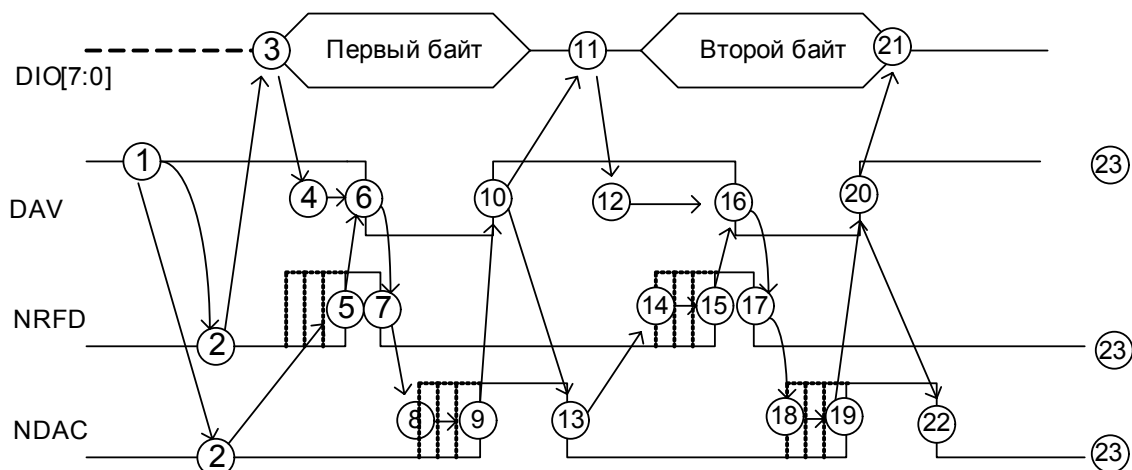


Рисунок 4 Протокол информационного обмена

Предельно допустимые характеристики микросхемы

Таблица 30

N п/п	Наименование параметра	Обозначение параметра	Предельно- допустимый режим		Предельный режим		Ед-цы измер
			не менее	не более	не менее	не более	
1	Напряжение питания	U_{CC}	2,97	3,63	минус 0,5	4,0	В
3	Входное напряжение высокого уровня на выводах 11, 12, 14, 15, 17, 18, 20, 21, 26, 27, 29, 30, 32, 33, 35, 36	U_{IH}	2,4	-	-	4	В
4	Входное напряжение низкого уровня на выводах 11, 12, 14, 15, 17, 18, 20, 21, 26, 27, 29, 30, 32, 33, 35, 36	U_{IL}	-	0,8	минус 0,5	-	В
5	Выходной ток высокого уровня на выводах 11, 12, 14, 15, 17, 18, 20, 21,26,27,29,30,32,33,35, 36	I_{OH}	-	-5,2	-	-	мА
6	на выводах 1,2,5-7,41- 44,46-49,53-57,61-63		-	8	-	50	мА
7	Выходной ток низкого уровня на выводах 11, 12, 14, 15, 17, 18, 20, 21,26,27,29,30,32,33,35, 36	I_{OL}	48	-	48	-	мА
8	на выводах 1,2,5-7,41- 44,46-49,53-57,61-63		8	-	минус 10	-	мА
9	Частота следования импульсов тактового сигнала SYN(61 вывод), МГц	f_c	-	50	-	-	МГц

Стойкость к воздействию статического электричества 2 кВ.

Электрические параметры микросхемы

Таблица 31

№ п/п	Наименование параметра	Обозначение параметра	Условия измерения	Норма параметра		Ед-цы измер
				Мин.	Макс.	
1.	Выходное напряжение низкого уровня	U_{OL}	на выводах 11, 12, 14, 15, 17, 18, 20, 21, 26, 27, 29, 30, 32, 33, 35, 36; $I_{OL} = 48 \text{ мА}$	-	0,4	В
			на выводах 1,2,5-7,41-44,46-49,53-57,61-63; $I_{OL} = 8 \text{ мА}$	-	0,4	
2.	Выходное напряжение высокого уровня	U_{OH}	на выводах 11, 12, 14, 15, 17, 18, 20, 21, 26, 27, 29, 30, 32, 33, 35, 36; $I_{OH} = 6 \text{ мА}$	2,4	-	В
			на выводах 1,2,5-7,41-44,46-49,53-57,61-63; $I_{OH} = 8 \text{ мА}$	2,4	-	
3.	Входной ток утечки низкого уровня	I_{ILL}	на выводах 11,12,14,15,17,18,20,21,26,27,29,30,32,33,35,36		$ \pm 10 $	мкА
4.	Входной ток утечки высокого уровня	I_{ILH}	на выводах 11, 12, 14, 15, 17, 18, 20, 21, 26, 27, 29, 30, 32, 33, 35, 36		$ \pm 10 $	мкА
5.	Статический ток потребления	I_{CCS}		-	30	мкА
6.	Динамический ток потребления	I_{OCC}		-	50	мА

Габаритный чертеж микросхемы

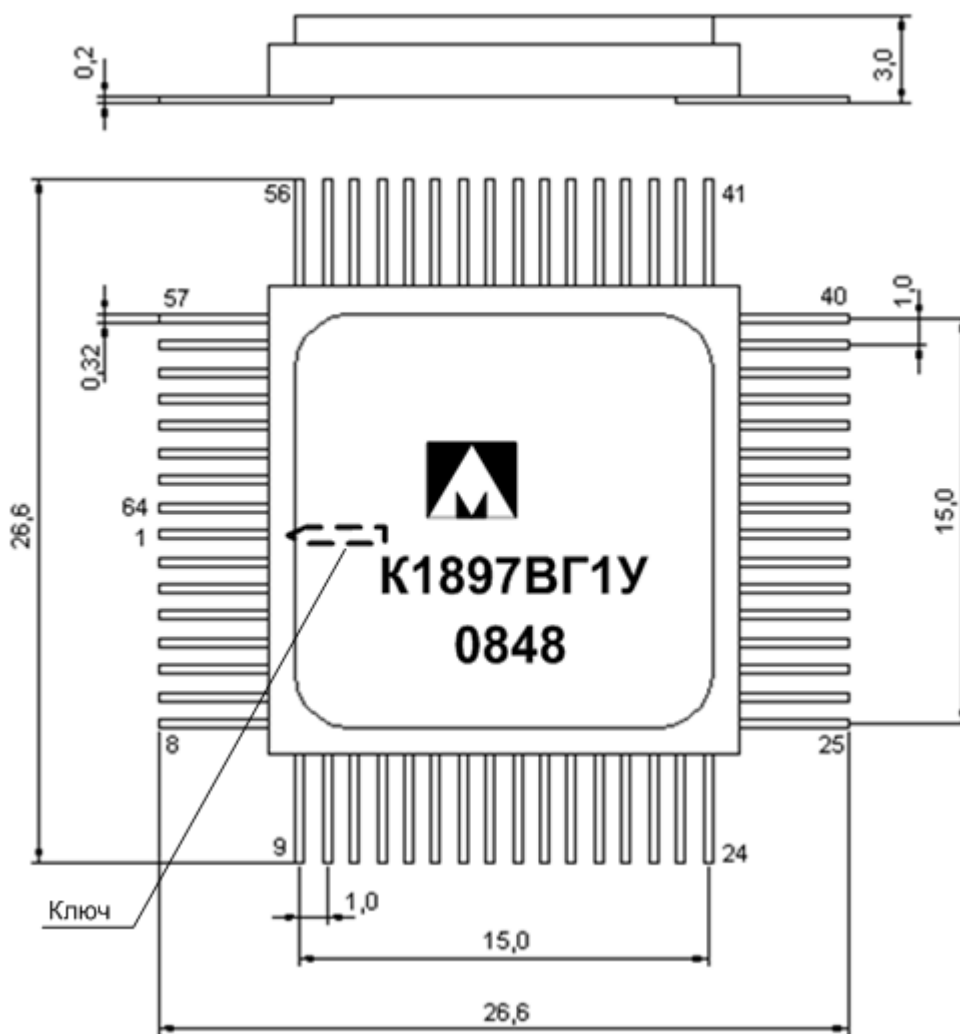


Рисунок 5 Н18.64-1В

Информация для заказа

Обозначение	Маркировка	Тип корпуса	Температурный диапазон
K1897ВГ1У	K1897ВГ1У	Н18.64-1В	минус 10...70 °С