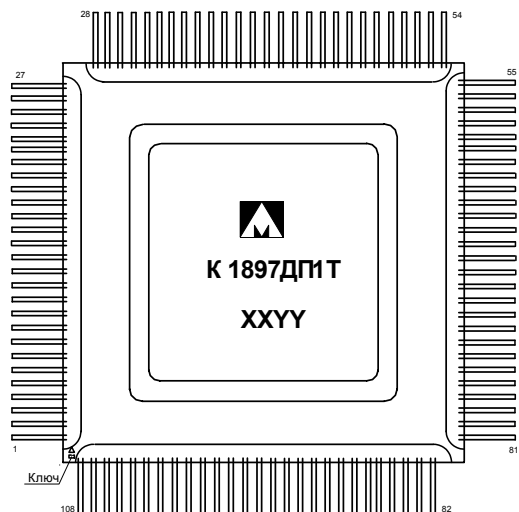


### Микросхема детектора ошибок для устройств контроля цифровых каналов связи



XX – год выпуска  
YY – неделя выпуска

#### Тип корпуса:

-108-ми выводной металлокерамический корпус 4226.108-2

#### Основные характеристики микросхемы:

- Диапазон напряжения питания цифровой части: 1,62-1,97 В
- Диапазон напряжения питания схем ввода-вывода: 3,0-3,6 В
- Технологический процесс 0,18 мкм
- Потребление в статическом режиме 50 мкА
- Потребление в динамическом режиме 200 мА
- Диапазон тактовых частот от 1 Гц до 1 ГГц
- Длина входной тестовой последовательности от 2 до 100
- Измеряемое количество ошибок от 1 до  $10^{15}$
- Температурный диапазон минус 10...70°C

**Описание выводов**

**Таблица 1**

<b>Вывод</b>	<b>Условное обозначение</b>	<b>Описание</b>
1	NC	Не используется
2	Ucc1	Вывод питания 3,3 В
3	TRIG_2	Контроль 1
4	SET	Запуск
5	SERR	Одиночная ошибка
6	NC	Не используется
7	IDATA_6	Данные коэффициента деления
8	ICLK_6	Строб записи коэффициента деления
9	ICS_6	Разрешение записи коэффициента деления
10	GND	Вывод общий
11	GND	Вывод общий
12	NC	Не используется
13	INN4	Тактовая частота
14	INP4	Тактовая частота
15	GND	Вывод общий
16	Ucc1	Вывод питания 3,3 В
17	NC	Не используется
18	INVR_2	Инверсия тактового сигнала детектора ПСП
19	INVR_1	Инверсия тактового сигнала детектора КС
20	CERR	Инверсия последовательности
21	GND	Вывод общий
22	NC	Не используется
23	OUTF2	Контроль 2
24	GND	Вывод общий
25	GEN_CW	КС
26	GND	Вывод общий
27	NC	Не используется
28	OCS_1	Разрешение чтения
29	OCLK_1	Строб чтения
30	ODATA_1	Данные
31	GND	Вывод общий
32	LOAD	Перепись в буфер
33	NC	Не используется
34	EN_COUNT	Разрешение счета
35	Ucc2	Вывод питания 1,8 В
36	NC	Не используется
37	IN_PSP	Внешняя ПСП
38	RESET	Сброс
39	TRIG_1	Контроль 3
40	Ucc1	Вывод питания 3,3 В
41	NC	Не используется
42	GND	Вывод общий
43	INN3	Логическая 1
44	INP3	Логическая 1
45	NC	Не используется
46	GND	Вывод общий
47	Ucc1	Вывод питания 3,3 В

## Спецификация K1897ДП1Т

48	GND	Вывод общий
49	NC	Не используется
50	SYNC	Готовность
51	GND	Вывод общий
52	IN_CW	Внешнее КС
53	IN_EXT_PSP	Выбор ПСП
54	IN_EXT_CW	Выбор КС
55	Ucc1	Вывод питания 3,3 В
56	OUTF1	Контроль 4
57	CW_PS	Выбор детектора
58	SHV	Контроль 5
59	REQ	Логическая 1
60	NC	Не используется
61	OCS_2	Логическая 1
62	OCLK_2	Логический 0
63	ODATA_2	Контроль 6
64	Ucc2	Вывод питания 1,8 В
65	GND	Вывод общий
66	NC	Не используется
67	INN2	Логическая 1
68	INP2	Логическая 1
69	GND	Вывод общий
70	Ucc1	Вывод питания 3,3 В
71	NC	Не используется
72	IDATA_5	Логическая 1
73	ICLK_5	Логический 0
74	ICS_5	Логическая 1
75	GND	Вывод общий
76	NC	Не используется
77	DET_PS	Контроль 7
78	GND	Вывод общий
79	GEN_PS	ПСП
80	GND	Вывод общий
81	NC	Не используется
82	IDATA_4	Данные слова управления
83	ICLK_4	Строб записи слова управления
84	ICS_4	Разрешение записи слова управления
85	GND	Вывод общий
86	IDATA_3	Данные формата ПСП
87	NC	Не используется
88	ICLK_3	Строб записи формата ПСП
89	Ucc2	Вывод питания 1,8 В
90	NC	Не используется
91	ICS_3	Разрешение записи формата ПСП
92	IDATA_2	Данные длины КС
93	DIFF_EN	Логическая 1
94	Ucc1	Вывод питания 3,3 В
95	NC	Не используется
96	GND	Вывод общий
97	INN1	Логическая 1
98	INP1	Логическая 1

## Спецификация K1897ДП1Т

---

99	NC	Не используется
100	GND	Вывод общий
101	Ucc1	Вывод питания 3,3 В
102	ICLK_2	Строб записи длины КС
103	NC	Не используется
104	ICS_2	Разрешение записи длины КС
105	GND	Вывод общий
106	IDATA_1	Данные КС
107	ICLK_1	Строб записи КС
108	ICS_1	Разрешение записи КС

### Структурная блок-схема микросхемы

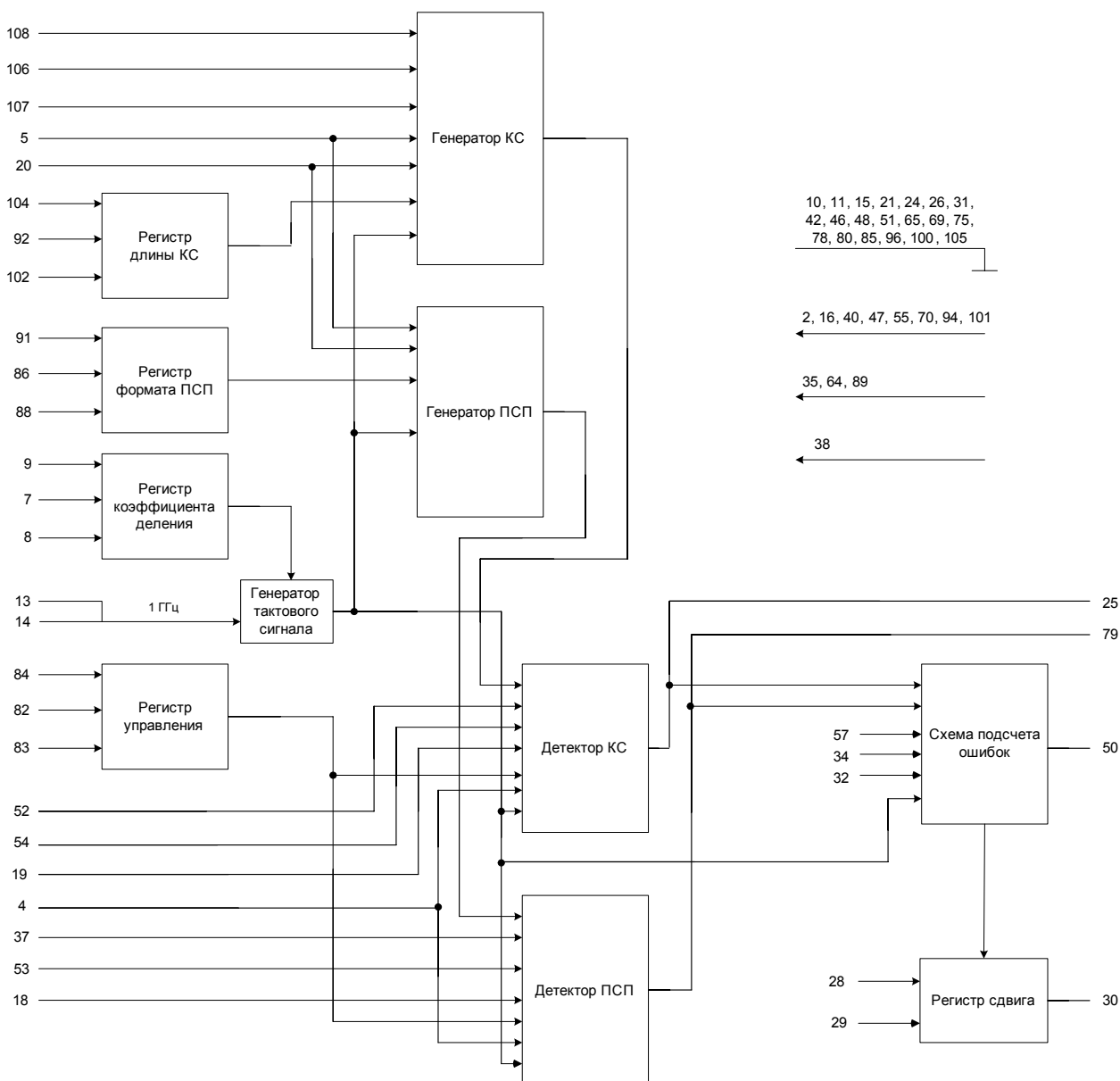


Рисунок 1 Структурная блок-схема

**Примечание**

Все элементы схемы имеют электрическую связь с соответствующими контактными площадками

### Описание функционирования микросхемы

#### Функционирование основных блоков

Регистры длины КС, формата ПСП, коэффициента деления и управления представляют собой сдвиговые регистры с разрешением записи разрядностью 7, 21, 30 и 22 соответственно. Запись в регистры осуществляется побитно (начиная со старшего бита) через входы данных по импульсам записи при наличии низкого уровня на входах разрешения.

«Генератор тактового сигнала» выполняет деление сигнала 1 ГГц двоичным счетчиком на величину, заданную в регистре коэффициента деления.

«Генератор КС» представляет собой 100-разрядный сдвиговой регистр, у которого любой из выходов кроме первого может быть подключен к входу первого разряда. Номер разряда задается в «регистре длины КС». Формат кодового слова записывается через вход «Данные КС» при наличии разрешения записи КС по стробам записи КС. Сформированная последовательность выдается на выход «КС». При поступлении импульса на входе «Одиночная ошибка» производится инверсия бита в формируемой последовательности. При наличии импульса на входе «Инверсия последовательности» производится инверсия битов формируемой последовательности постоянно (до момента окончания импульса).

«Генератор ПСП» представляет собой 100-разрядный сдвиговой регистр, у которого любой из выходов (от одного до трех) может быть подключен к входу 3-входового элемента «исключающее или», выход которого соединен с входом первого разряда регистра сдвига. Номера разрядов регистра сдвига задаются в «регистре формата ПСП». Сформированная последовательность выдается на выход «ПСП». При поступлении импульса на входе «Одиночная ошибка» производится инверсия бита в формируемой последовательности. При наличии импульса на входе «Инверсия последовательности» производится инверсия битов формируемой последовательности постоянно (до момента окончания импульса).

«Детектор КС» принимает последовательность и формирует внутреннюю последовательность, выделяя и компенсируя ошибки во внешней последовательности. Внешняя последовательность выбирается либо со входа «Внешнее КС», либо с выхода «генератора КС» в зависимости от состояния сигнала «Выбор КС».

«Детектор ПСП» принимает последовательность и формирует внутреннюю последовательность, выделяя и компенсируя ошибки во внешней последовательности. Внешняя последовательность выбирается либо со входа «Внешняя ПСП», либо с выхода «генератора ПСП» в зависимости от состояния сигнала «Выбор ПСП».

«Схема подсчета ошибок» выполняет подсчет количества ошибок путем сравнения внутренней последовательности, сформированной в одном из детекторов (КС или ПСП), с внешней, поступающей с внешних входов «Внешнее КС», «Внешняя ПСП» или с генераторов КС, ПСП. Измеренное количество ошибок фиксируется в регистре по сигналу «Перепись».

«Регистр сдвига» предназначен для побитной выдачи количества ошибок. Данные считываются на выходе данных побитно (от младшего разряда регистра к старшему) по стробам чтения при наличии низкого уровня на входе разрешения чтения.

#### Описание работы микросхемы

Начальная установка для формирования кодового слова осуществляется в два этапа. На первом этапе производится запись битов кодового слова. На втором – запись длины кодового слова. «Регистр длины КС» определяет какой из разрядов регистра сдвига, формирующего кодовое слово, будет соединен со входом первого разряда регистра сдвига. В результате на выходе КС выдается последовательность соответствующего формата и длины.

Для формирования ПСП необходимо предварительно записать номера разрядов регистра сдвига, формирующего ПСП. «Регистр формата ПСП» определяет какой из разрядов регистра сдвига, формирующего ПСП, будет соединен на 1-й, 2-й, 3-й входы 3-входового элемента «ИСКЛЮЧАЮЩЕЕ ИЛИ». В результате на выходе «ПСП» выдается последовательность соответствующего формата и длины.

При подаче импульса «Запуск» микросхема переходит в режим синхронизации.

На первом этапе синхронизации происходит запись внешней последовательности длиной  $n$  в регистр сдвига (РС). Если установлен режим синхронизации  $n+m$  тактов, происходит переход ко второму этапу синхронизации, на котором происходит сравнение записанной (внутренней) последовательности и внешней последовательности. При этом происходит подсчет количества ошибок  $m$  тактов опорной частоты. Если при этом, если будет выявлено  $\alpha$  ошибок, то схема синхронизации установится в начальное состояние. Такой процесс будет продолжаться до тех пор, пока РС детектора ошибок не войдет в синхронизм с РС «передатчика». Если количество ошибок меньше  $\alpha$ , то по истечении  $m$  тактов на выходе «Готовность» установится состояние «лог 1». Значения  $n$ ,  $m$ ,  $\alpha$  задаются в регистре управления.

Детектирование ошибок осуществляется сравнением внешней последовательности с формируемой внутренней последовательностью после того, как произойдет синхронизм передатчика и приемника. Фиксация текущего числа ошибок выполняется по сигналу «Перепись». Подсчитанное количество ошибок фиксируется в регистре микросхемы в виде 15-разрядного двоично-десятичного слова. Считывание осуществляется при наличии низкого уровня сигнала на входе разрешение чтения на выходе данные побитно (от младшего разряда регистра к старшему) по стробам чтения.

**Предельно допустимые характеристики микросхемы**

Таблица 2

N п/п	Наименование параметра	Обозначение параметра	Предельно- допустимый режим		Предельный режим		Ед-цы измер
			не менее	не более	не менее	не более	
1	Напряжение питания схем ввода-вывода	$U_{CC1}$	2,97	3,63	минус 0,5	4	В
2	Напряжение питания ядра	$U_{CC2}$	1,62	1,98	минус 0,5	2,3	В
3	Входное напряжение низкого уровня	$U_{IL}$	-	0,8	минус 0,5	-	В
4	Входное напряжение высокого уровня	$U_{IH}$	2,0	5,5	-	5,8	В
5	Среднеквадратичное значение входного напряжения на выводах: (13, 14)	$U_{I\_RMS}$	30	120	-	-	мВ
6	Тактовая частота	$f_C$	-	1200	-	-	МГц

Стойкость к воздействию статического электричества 2 кВ.



**Электрические параметры микросхемы**

Таблица 3

№ п/п	Наименование параметра	Обозначение параметра	Условия измерения	Норма параметра		Ед-цы измер
				Мин.	Макс.	
1.	Выходное напряжение низкого уровня	$U_{OL}$	на выводах 3, 30, 39, 50, 56, 58, 63; $I_{OL} = 24$ мА	-	0,4	В
			на выводах 23, 25, 77, 79; $I_{OL} = 48$ мА	-	0,4	
2.	Выходное напряжение высокого уровня	$U_{OH}$	на выводах 3, 30, 39, 50, 56, 58, 63; $I_{OH} = 24$ мА	2,4	-	В
			на выводах 23, 25, 77, 79; $I_{OL} = 48$ мА	2,4	-	
3.	Входной ток утечки низкого уровня	$I_{ILL}$	$U_{CC1} = 0$ В	-	$ \pm 1 $	мкА
4.	Входной ток утечки высокого уровня	$I_{ILH}$	$U_{CC1} = 3,3$ В	-	$ \pm 1 $	мкА
5.	Статический ток потребления	$I_{CCS}$		-	50	мкА
6.	Динамический ток потребления	$I_{OCC}$	$f_C = 1\ 200$ МГц	-	200	мА

Габаритный чертеж микросхемы

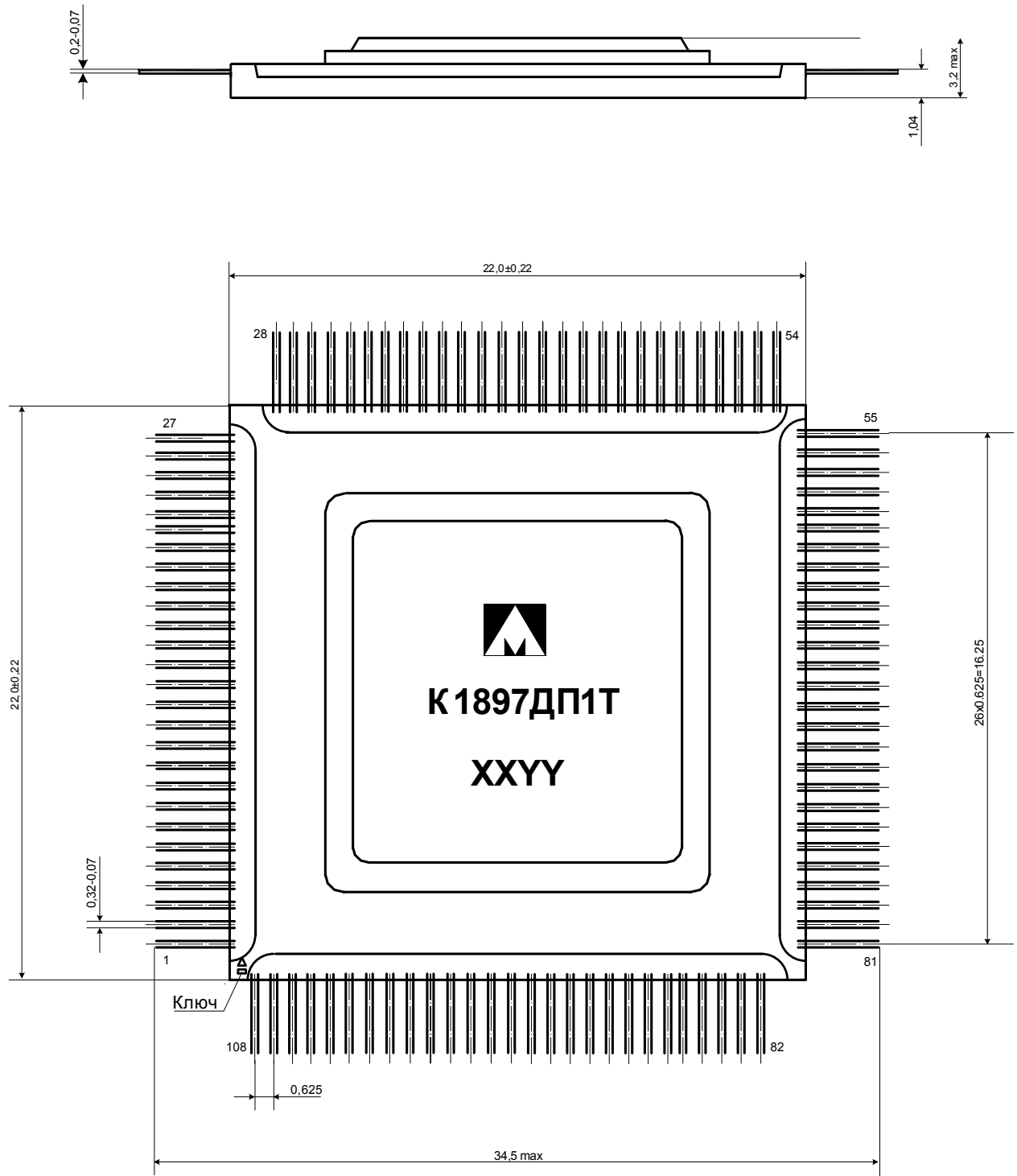


Рисунок 2 Корпус 4226.108-2

Информация для заказа

Обозначение	Маркировка	Тип корпуса	Температурный диапазон
К1897ДП1Т	К1897ДП1Т	4226.108-2	минус 10...70 °С