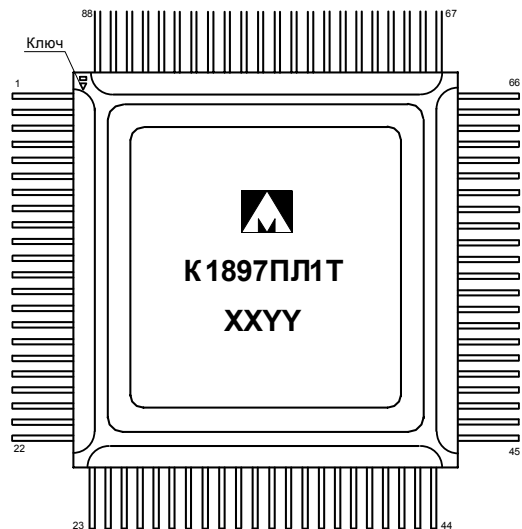


Микросхема синтезатора частоты

Основные характеристики микросхемы:

- Диапазон напряжения питания цифровой части: 1,62-1,97 В
- Диапазон напряжения питания схем ввода-вывода: 3,0-3,6 В
- Технологический процесс 0,18 мкм
- Потребление в статическом режиме 50 мкА
- Потребление в динамическом режиме 455 мА
- Диапазон рабочих частот 0-250 МГц
- Диапазон опорных частот 10-500 МГц
- Количество двоичных разрядов для установки частоты 31
- Количество двоичных разрядов для установки сдвига фазы 12
- Количество двоичных разрядов для установки амплитуды 2
- Количество выходных двоичных разрядов 16
- Температурный диапазон минус 10...70°C



ХХ – год выпуска
УУ – неделя выпуска

Тип корпуса:

-88-ми выводной металлокерамический корпус 4235.88-1

Описание выводов
Таблица 1

| Вывод | Условное обозначение | Описание |
|-------|----------------------|---|
| 1 | U _{CC1} | Вывод питания 3,3 В |
| 2 | DAC5N | Код выходной частоты, разряд 5 (инверсный выход) |
| 3 | DAC5P | Код выходной частоты, разряд 5 (прямой выход) |
| 4 | GND | Вывод общий |
| 5 | U _{CC2} | Вывод питания 1,8 В |
| 6 | DAC6N | Код выходной частоты, разряд 6 (инверсный выход) |
| 7 | DAC6P | Код выходной частоты, разряд 6 (прямой выход) |
| 8 | DAC7N | Код выходной частоты, разряд 7 (инверсный выход) |
| 9 | DAC7P | Код выходной частоты, разряд 7 (прямой выход) |
| 10 | GND | Вывод общий |
| 11 | U _{CC1} | Вывод питания 3,3 В |
| 12 | U _{CC2} | Вывод питания 1,8 В |
| 13 | GND | Вывод общий |
| 14 | DAC8N | Код выходной частоты, разряд 8 (инверсный выход) |
| 15 | DAC8P | Код выходной частоты, разряд 8 (прямой выход) |
| 16 | NC | Не используется |
| 17 | DAC9N | Код выходной частоты, разряд 9 (инверсный выход) |
| 18 | DAC9P | Код выходной частоты, разряд 9 (прямой выход) |
| 19 | U _{CC1} | Вывод питания 3,3 В |
| 20 | GND | Вывод общий |
| 21 | DAC10N | Код выходной частоты, разряд 10 (инверсный выход) |
| 22 | DAC10P | Код выходной частоты, разряд 10 (прямой выход) |
| 23 | U _{CC2} | Вывод питания 1,8 В |
| 24 | GND | Вывод общий |
| 25 | DAC11N | Код выходной частоты, разряд 11 (инверсный выход) |
| 26 | DAC11P | Код выходной частоты, разряд 11 (прямой выход) |
| 27 | U _{CC1} | Вывод питания 3,3 В |
| 28 | GND | Вывод общий |
| 29 | DAC12N | Код выходной частоты, разряд 12 (инверсный выход) |
| 30 | DAC12P | Код выходной частоты, разряд 12 (прямой выход) |
| 31 | U _{CC2} | Вывод питания 1,8 В |
| 32 | GND | Вывод общий |
| 33 | DAC13N | Код выходной частоты, разряд 13 (инверсный выход) |
| 34 | DAC13P | Код выходной частоты, разряд 13 (прямой выход) |
| 35 | U _{CC1} | Вывод питания 3,3 В |
| 36 | GND | Вывод общий |
| 37 | DAC14N | Код выходной частоты, разряд 14 (инверсный выход) |
| 38 | DAC14P | Код выходной частоты, разряд 14 (прямой выход) |
| 39 | U _{CC2} | Вывод питания 1,8 В |
| 40 | GND | Вывод общий |
| 41 | DAC15N | Код выходной частоты, разряд 15 (инверсный выход) |
| 42 | DAC15P | Код выходной частоты, разряд 15 (прямой выход) |
| 43 | NC | Не используется |
| 44 | SCLK | Сигнал записи/чтения |
| 45 | NC | Не используется |
| 46 | SYNC_IN | Синхронизация записи/чтения |
| 47 | DIFF_EN | Активизации дифференциального каскада |

Спецификация K1987ПЛ1Т

| | | |
|----|------------------|--|
| 48 | SDO | Вывод данных |
| 49 | SDIO | Ввод-вывод данных |
| 50 | IOSYNC | Сброс логики управления |
| 51 | IOUPDATE | Разрешение переписи регистров управления |
| 52 | CS_ | Выбор кристалла |
| 53 | GND | Вывод общий |
| 54 | NC | Не используется |
| 55 | U _{CC2} | Вывод питания 1,8 В |
| 56 | U _{CC1} | Вывод питания 3,3 В |
| 57 | GND | Вывод общий |
| 58 | REFCLKP | Тактовая частота |
| 59 | REFCLKN | Тактовая частота |
| 60 | GND | Вывод общий |
| 61 | LVDS_EN | Разрешение вывода информации |
| 62 | LVDS_SHDN | Разрешение питания выходных каскадов |
| 63 | RESET | Сброс |
| 64 | CI_L | Заем каскадируемого синтезатора |
| 65 | U _{CC1} | Вывод питания 3,3 В |
| 66 | GND | Вывод общий |
| 67 | SYNC_CLK | Выход синхронизации записи/чтения |
| 68 | CO_M | Перенос каскадируемого синтезатора |
| 69 | NC | Не используется |
| 70 | DAC0N | Код выходной частоты, разряд 0 (инверсный выход) |
| 71 | DAC0P | Код выходной частоты, разряд 0 (прямой выход) |
| 72 | GND | Вывод общий |
| 73 | U _{CC1} | Вывод питания 3,3 В |
| 74 | DAC1N | Код выходной частоты, разряд 1 (инверсный выход) |
| 75 | DAC1P | Код выходной частоты, разряд 1 (прямой выход) |
| 76 | GND | Вывод общий |
| 77 | U _{CC2} | Вывод питания 1,8 В |
| 78 | DAC2N | Код выходной частоты, разряд 2 (инверсный выход) |
| 79 | DAC2P | Код выходной частоты, разряд 2 (прямой выход) |
| 80 | GND | Вывод общий |
| 81 | U _{CC1} | Вывод питания 3,3 В |
| 82 | DAC3N | Код выходной частоты, разряд 3 (инверсный выход) |
| 83 | DAC3P | Код выходной частоты, разряд 3 (прямой выход) |
| 84 | GND | Вывод общий |
| 85 | U _{CC2} | Вывод питания 1,8 В |
| 86 | DAC4N | Код выходной частоты, разряд 4 (инверсный выход) |
| 87 | DAC4P | Код выходной частоты, разряд 4 (прямой выход) |
| 88 | GND | Вывод общий |

Структурная блок-схема микросхемы

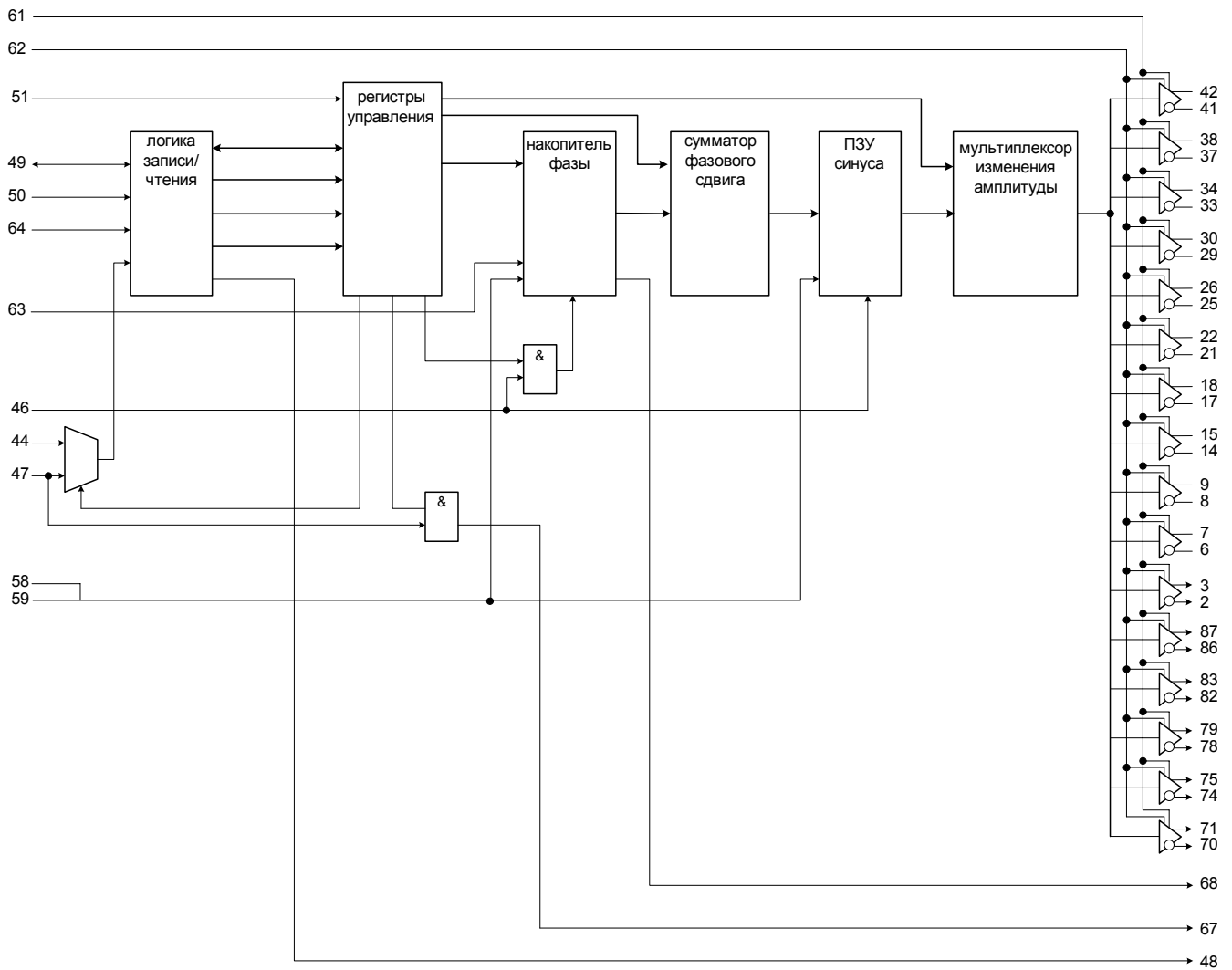


Рисунок 1 Структурная блок-схема

Примечание

Все элементы схемы имеют электрическую связь с соответствующими контактными площадками

Описание функционирования микросхемы

Функционирование основных блоков

Логика записи/чтения управляет записью и чтением информации в регистры синтезатора.

Регистры синтезатора включают 4 регистра: регистр управления (РУ), регистр амплитуды (РА), регистр частоты (РЧ), регистр фазы (РФ). Регистр управления хранит настройки конфигурации выводов синтезатора и определяет режим записи/чтения данных. Регистры амплитуды, частоты и фазы хранят коды амплитуды, частоты и фазы выходного сигнала.

Формат регистров синтезатора:

Таблица 2

| Разряд | (MSB) Бит 7 | Бит 6 | Бит 5 | Бит 4 | Бит 3 | Бит 2 | Бит 1 | (LSB) Бит 0 | Значение по умолчанию |
|---------------------------|--|-------------------------|-------|-------|--|---|------------------------------|----------------|-----------------------|
| Регистр управления | | | | | | | | | |
| [7:0] | не используется [7:2] | | | | | 0 – выход синхронизации записи/чтения SYNC_CLK активен, 1- SYNC_CLK=0 | не используется [0] | 0x00 | |
| [15:8] | не используется [15:11] | | | | 0 - нормальная работа накопителя фазы, 1 – сброс регистров накопителя фазы | 0 – SDIO двунаправленный, 1- SDIO работает как вход | 0 – режим MSB, 1 – режим LSB | 0x00 | |
| [23:16] | 0 – синхронизация записи/чтения отключена, 1 – синхронизация записи/чтения активна | не используется [22:16] | | | | | | 0x00 | |
| [31:24] | не используется [31:24] | | | | | | | | 0x00 |
| Регистр амплитуды | | | | | | | | | |
| [7:0] | не используется [7:0] | | | | | | | | 0x00 |
| [15:8] | код амплитуды | не используется [13:8] | | | | | | 0x00 | |

| | | | |
|-----------------|-------------------------|-------------------------|------|
| | [15:14] | | |
| Регистр частоты | | | |
| [7:0] | | код частоты [7:0] | 0x00 |
| [15:8] | | код частоты [15:8] | 0x00 |
| [23:16] | | код частоты [23:16] | 0x00 |
| [31:24] | не используется | код частоты [31:24] | 0x00 |
| Регистр фазы | | | |
| [7:0] | | код фазы [7:0] | 0x00 |
| [15:8] | не используется [15:12] | код фазы [11:8] | 0x00 |
| [23:16] | | не используется [23:16] | 0x00 |

Накопитель фазы работает как регистр фазы, содержимое которого получает приращение на фазовый угол, пропорциональный установленному коду, по каждому фронту опорной частоты.

Сумматор фазового сдвига суммирует код, полученный с накопителя фазы, с кодом фазы. Код, полученный на выходе сумматора, сдвигается на заданную величину и подается на ПЗУ синуса.

ПЗУ синуса хранит значения одной четверти периода синусоиды, представленные в виде логических функций.

Описание работы микросхемы

Запись в регистры происходит последовательно через ввод-вывод данных в соответствии с запрограммированным в регистре управления режимом передачи данных MSB (старший значащий бит) или LSB (младший значащий бит).

Первый принятый байт является командой, определяющей тип операции и адрес регистра, к которому происходит доступ.

Формат байта команды:



Логика записи/чтения определяет число получаемых байт в зависимости от адреса регистра.

Полученные данные переписываются в регистры синтезатора только при наличии уровня логической «лог. 1» на входе разрешения переписи регистров управления.

В исходном состоянии на вводе-выводе данных уровень «лог. 1». Появления на этом входе уровня «лог. 0» сигнализирует о появлении старт-бита, за которым последует информационный байт, после чего будет установлен единичный стоп-бит. Тактирование записи происходит по переднему фронту сигнала записи/чтения.

Уровень «лог. 0» на сигнале выбора кристалла разрешает запись в регистры синтезатора, уровень «лог. 1» разрешает чтение из регистров.

Уровень «лог. 1» на сбросе логики управления прекращает текущий цикл передачи информации и переводит логику записи/чтения в состояние ожидания байта команды.

Чтение данных из регистров происходит в зависимости от заданного в регистре управления состояния ввода-вывода данных. По умолчанию данные считываются через ввод-вывод данных, при задании ввода-вывода данных только как входа, чтение данных происходит через вывод данных. При чтении используются режимы MSB и LSB.

При получении команды чтения данных из регистра логика записи/чтения определяет число передаваемых байт в зависимости от адреса регистра. Формат чтения данных аналогичен формату записи данных.

Код частоты выходного сигнала хранится в регистре частоты. Зависимость выходной частоты от кода частоты определяется формулой:

$$f = \Delta\varphi * f_T / 2^{32},$$

где f - синтезируемая частота, f_T – опорная частота, $\Delta\varphi$ – код входной частоты (30:0).

Для увеличения разрядности накопителя используются заем и перенос каскадируемого синтезатора.

Содержимое накопителя фазы суммируется с кодом частоты по каждому фронту опорной частоты.

Код сдвига фазы выходного сигнала хранится в регистре фазы.

Сумматор фазового сдвига складывает код фазы с кодом, полученным с накопителя фазы.

Сдвиг фазы на выходе сумматора изменяется в пределах от $2\pi / (2^{12})$ до $\{2\pi - 2\pi / 2^{12}\}$.

Код амплитуды выходного сигнала хранится в регистре амплитуды и подается на мультиплексор изменения амплитуды для управления амплитудой выходного сигнала.

Для использования нескольких микросхем поддерживается работа в режимах ведущего и ведомого синтезатора.

При установке разрешения автоматической синхронизации на выходе синхронизации записи/чтения ведущего синтезатора присутствует частота синхронизации. К этому выходу подключаются входы синхронизации записи/чтения ведомых синтезаторов.

Предельно допустимые характеристики микросхемы

Таблица 3

| N п/п | Наименование параметра | Обозначение параметра | Предельно- допустимый режим | | Предельный режим | | Ед-цы измер |
|----------|---|--------------------------|--------------------------------|---------------------|---------------------|-----------------|----------------|
| | | | не менее | не более | не менее | не более | |
| 1 | Напряжение питания схем ввода-вывода | U_{CC1} | 2,97 | 3,63 | - | 4 | В |
| 2 | Напряжение питания ядра | U_{CC2} | 1,62 | 1,98 | - | 2,3 | В |
| 3 | Входное напряжение низкого уровня | U_{IL} | 0 | $0,3 \cdot U_{CC1}$ | минус 0,3 | 0 | В |
| 4 | Входное напряжение высокого уровня | U_{IH} | $0,7 \cdot U_{CC1}$ | U_{CC1} | - | $U_{CC1} + 0,1$ | В |
| 5 | Среднеквадратичное значение входного напряжения на выводах: (58, 59) | U_{I_RMS} | 30 | 120 | - | - | мВ |
| 6 | Тактовая частота | f_C | - | 500 | - | - | МГц |

Стойкость к воздействию статического электричества 2 кВ.

Электрические параметры микросхемы

Таблица 4

| № п/п | Наименование параметра | Обозначение параметра | Условия измерения | Норма параметра | | Ед-цы измер |
|-------|--------------------------------------|-----------------------|---|-----------------|-----------|-------------|
| | | | | Мин. | Макс. | |
| 1. | Выходное напряжение низкого уровня | U_{OL} | на выводах 48, 49, 67; $I_{OL} = 8 \text{ мА}$ | - | 0,8 | В |
| | | | на выводе 68; $I_{OL} = 16 \text{ мА}$ | - | 0,8 | |
| | | | на выводах 2, 3, 6...9, 14, 15, 17, 18, 21, 22, 25, 26, 29, 30, 33, 34, 37, 38, 41, 42, 70, 71, 74, 75, 78, 79, 82, 83, 86, 87; $I_{OL} = 1 \text{ мА}$ | - | 1,125 | |
| 2. | Выходное напряжение высокого уровня | U_{OH} | на выводах 48, 49, 67; $I_{OL} = 8 \text{ мА}$ | 2,4 | - | В |
| | | | на выводе 68; $I_{OL} = 16 \text{ мА}$ | 2,4 | - | |
| | | | на выводах 2, 3, 6...9, 14, 15, 17, 18, 21, 22, 25, 26, 29, 30, 33, 34, 37, 38, 41, 42, 70, 71, 74, 75, 78, 79, 82, 83, 86, 87; $I_{OL} = 1 \text{ мА}$ | 1,375 | - | |
| 3. | Входной ток утечки низкого уровня | I_{ILL} | $U_{CC1} = 0 \text{ В}$ | - | $ \pm 1 $ | мкА |
| 4. | Входной ток утечки высокого уровня | I_{ILH} | $U_{CC1} = 3,3 \text{ В}$ | - | $ \pm 1 $ | мкА |
| 5. | Статический ток потребления | I_{CCS} | | - | 50 | мкА |
| 6. | Динамический ток потребления | I_{OCC} | $f_C = 1\,200 \text{ МГц}$ | - | 455 | мА |
| 7. | Дифференциальное выходное напряжение | U_{ODIF} | на выходах 2, 3, 6...9, 14, 15, 17, 18, 21, 22, 25, 26, 29, 30, 33, 34, 37, 38, 41, 42, 70, 71, 74, 75, 78, 79, 82, 83, 86, 87 | 250 | 450 | мВ |

Габаритный чертеж микросхемы

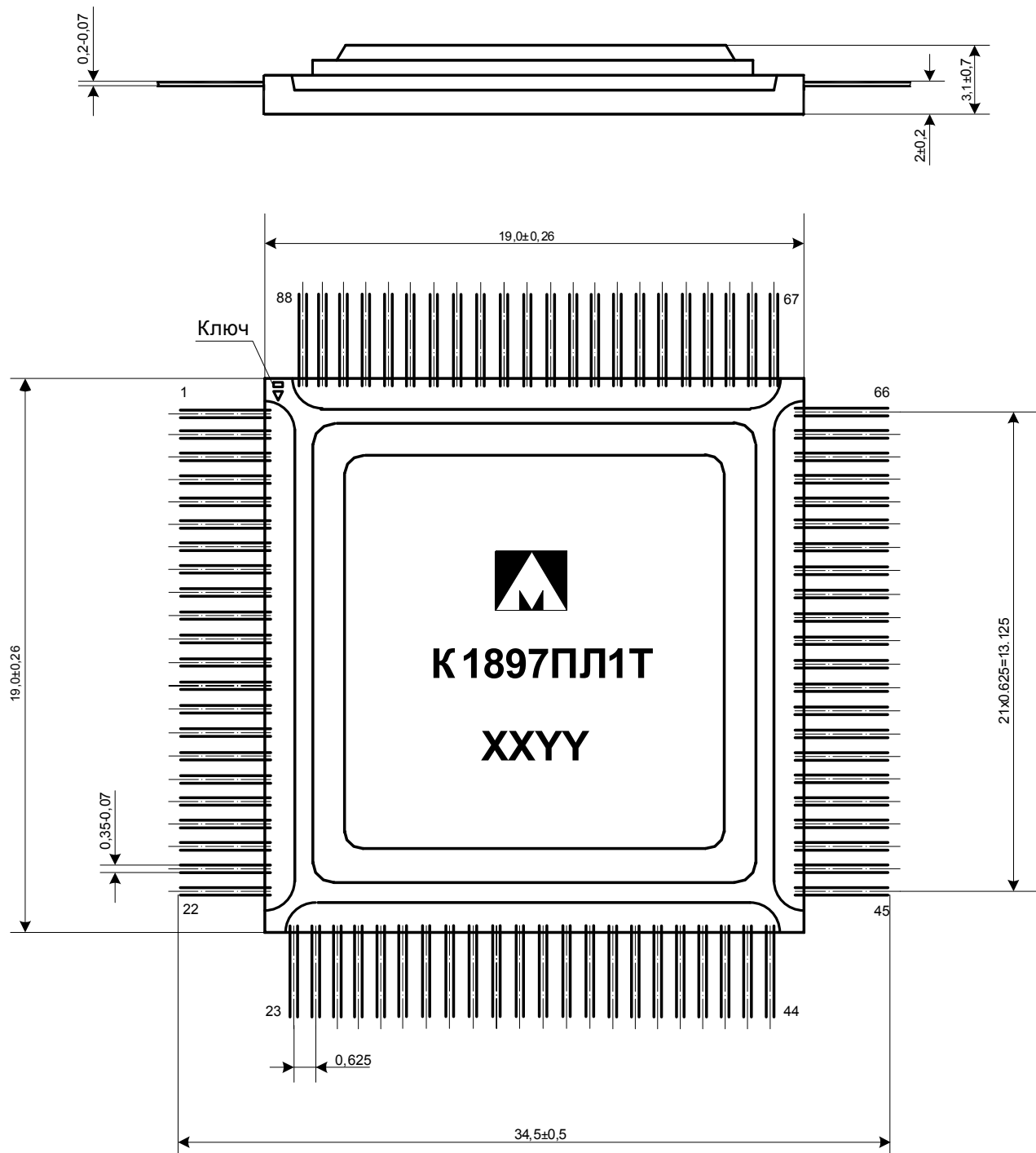


Рисунок 2 Корпус 4235.88-1

Информация для заказа

| Обозначение | Маркировка | Тип корпуса | Температурный диапазон |
|-------------|------------|-------------|------------------------|
| К1897ПЛ1Т | К1897ПЛ1Т | 4235.88-1 | минус 10...70 °С |